

**Universidad de las Ciencias Informáticas**

**Facultad 10**



**Propuesta de Hardware para el Procesamiento de  
Imágenes en MOCIC.**

Trabajo diploma para optar por el título de Ingeniero en Ciencias  
Informáticas.

**Autores:** Yuliet Calderin Arniella

Karina Mena Almanza

**Tutores:** Ing. Kiuver Kaddiel Ibáñez Castro

Ing. Mailen Proenza Guerra

**Ciudad de La Habana, junio 2010**

**“Año 52 de la Revolución”**

# Propuesta de Hardware para el Procesamiento de imágenes en MOCIC

---

*"No hay más que un medio de vivir después de muerto: haber sido un hombre de todos los tiempos o un hombre de su tiempo."*

*José Martí.*

# Declaración de autoría

---

## Declaración de autoría

Por este medio declaramos que somos los únicos autores de este trabajo y autorizamos a la Universidad de las Ciencias Informáticas (UCI) para que hagan el uso que estimen pertinente con este trabajo.

Para que así conste firmamos la presente a los \_\_\_ días del mes de \_\_\_ del 2010.

Autores

\_\_\_\_\_  
Yuliet Calderin Arniella

\_\_\_\_\_  
Karina Mena Almanza

Tutores

\_\_\_\_\_  
Ing. Kiuver Kaddiel Ibáñez Castro

\_\_\_\_\_  
Ing. Mailen Proenza Guerra

## Agradecimientos

---

### *Agradecimientos*

*A mi mamá, por depositar toda su confianza en mí, apoyarme guiarme y estar siempre ahí.*

*A mi papá.*

*A mis hermanos Aslaff y Yorni, a mis titis Lilia y Angelito, a Lourdes, a Mabel y mi hermano Humberto por su apoyo desde lejos durante estos cinco años. A Audrey, Dayan, a mi madrina Santa.*

*A Pura, Ania y Orito, a Yanelis por seguir siendo mi amiga aunque ya no pasamos tanto tiempo juntas, a Zonia que dice que esta chiquitica no se destiñe.*

*A mis amigos del aula que me han soportado con mis cambios repentinos de humor, a Isleam y Charli que tanto me han hecho reír, a Dianelis, Paco por ser, como dice ella, ¡el amor de mi vida! a Lena, Angela, Loty, Darianne, Eglis, Yisel, Reinier.*

*A Karel por ser el negro más bueno del mundo, a Luis Miguel, a Abelito, a Daymara, a mi calvita Yilena.*

*A mi amiga inseparable Karola, te quiero mucho. Ojala que los años no nos separen.*

*A todos los que se han robado un pedacito de mi corazón y nunca olvido, aquí les va un beso y mi agradecimiento.*

*Yuliet Calderin Arniella.*

# Agradecimientos

---

## *Agradecimientos*

*A lo largo de estos 23 años, me han acompañado muchas personas importantes por eso no puedo dejar de agradecerles a todos aquellos que de una forma u otra han tenido que ver con mi vida.*

*Primero agradecerles a mi familia, mis vecinos Ezperanza, Margot, Norita, Rafael, Héctor, Cuqui que aunque quedó en el camino siempre estuvo para mí. A mi segunda familia Leonor, Lisi, Elina, Elnita, a Mabel que se ha portado como una hermana conmigo, a Doris, Ramón, Yainelis, a Sadi y Abut que nunca me dejaron sola; a todos ellos muchas gracias por estar ahí.*

*A los amigos que he conocido en esta universidad , a Charly por ser incondicional conmigo, a Isleam, Fidel, Daymara, a mi negrona Danelis que sin ella no hubiera llegado tan lejos, a lili que me secundo en mi aventura por el canto, a Yilena por oírme cada día, a Ángela , Yisel , Darianne, Mayrel, Loti, Susell, Eglis, Merayo, Javier , Manuel , Carlos, y por ultimo y no menos importante a Yuliet (yula la fula) por ser la mejor amiga y compañera de tesis que pude tener.*

*Y a mis padres y mi abuela, mi papi y mi mamota que sin ellos esto no sería realidad.*

*Muchas Gracias.*

*Karina Mena Almaza.*

# Dedicatoria

---

## *Dedicatoria*

*A mi papá, que no pudo verme cumplir 15 años y hoy tampoco puede verme como ingeniera, donde sea que estés papi, mi triunfo es para ti.*

*A mi mamá y mis hermanos, mis tíos Lilia y Ángel, que tanto me han cuidado y malcriado en estos 22 años, a Alexis y Pupi, a Karina por ser mi compañera de tesis y mi amiga.*

*Yuliet Calderin Arniella.*

*A mi papá y a Calderin.*

*Karina Mena Almanza.*

## Resumen

Desde el año 2005 en la Universidad de las Ciencias Informáticas (UCI), se está llevando a cabo un sistema de filtrado de paquetes por contenidos (Filpacon) a petición de la oficina de seguridad para las redes informáticas. Este sistema pretende regular (aceptar o denegar) el acceso de usuarios a determinados contenidos de Internet y brindarles una navegación segura, adaptándose a las normas y políticas de las instituciones en que pueda instalarse. Para el proceso de filtrado utiliza, principalmente, una base de datos de URL categorizadas, mediante la cual se toma la decisión de autorizar o denegar el acceso a los recursos solicitados y la política de uso aceptable de Internet definida por la organización. Debido al gran volumen de contenido de Internet actualizar esta base de datos a mano resulta ser una tarea prácticamente imposible, para automatizar este proceso surge el Motor de Categorización Inteligente de Contenidos (MOCIC), que se encarga de automatizar el proceso de clasificación de documentos HTML provenientes de Internet. Para categorizar un documento HTML se necesita clasificar el texto y las imágenes del mismo de forma independiente, la clasificación del texto se obtiene a una mayor velocidad que la clasificación de las imágenes. Para evitar la acumulación de documentos HTML sin clasificación a causa del retraso que produce el análisis de las imágenes, en este documento se propone un hardware que permite agilizar este proceso y realizarlo eficientemente.

# Índice

---

## Índice General

Introducción.....	1
1. Fundamentación Teórica. Hardwares Programables capaces de procesar imágenes digitales. ....	5
1.1. Introducción. ....	5
1.2. Estado del Arte. ....	5
1.2.1. Ámbito Internacional. ....	6
1.2.2. Ámbito Nacional. ....	9
1.3. Procesamiento digital de Imágenes. ....	10
1.3.1 Segmentación. ....	11
1.4. Algoritmos de Aprendizaje. ....	13
1.4.1. K Nearest Neighbors (K-NN).....	13
1.4.2 Support Vector Machine (SVM).....	14
1.4.3 Árboles de Decisión.....	14
1.4.4 Redes Neuronales Artificiales. ....	15
1.5. Hardware Programable. ....	19
1.5.1. Peripheral Interface Controller (PIC).....	20
1.5.2. Programmable Logic Controller (PLC). ....	24
1.5.3. Graphics Processing Unit (GPU).....	31
1.5.4. Nvidia.....	36
1.5.5. Field Programmable Gate Array (FPGA) ....	40
1.6. Conclusiones ....	44
2. Propuesta de Hardware Especializado para el procesamiento de imágenes digitales en MOCIC.....	45
2.1. Introducción. ....	45
2.2. Arquitectura de MOCIC. ....	45
2.3. Módulos de Procesamiento de Imágenes de MOCIC.....	46
2.4. Propuesta de Hardware para MOCIC.....	49



# Índice

---

2.5 Conclusiones. ....	61
Conclusiones Generales .....	62
Recomendaciones .....	63
Referencias bibliográficas. ....	64
Bibliografía.....	69
Anexos.....	71
Glosario de Términos.....	74

## Índice de Figuras

Figura 1: Diagrama en bloques de la Arquitectura de MOCIC. ....	46
Figura 2: Cuota de mercado de empresas productoras de FPGA. ....	54
Figura 3: Características de la serie Spartan-3A de Xilinx. ....	56
Figura 4: Plataforma de desarrollo para procesamiento de imágenes Xilinx Spartan-3A. ..	57
Figura 5: Elementos de la plataforma Xilinx Spartan-3A. ....	58
Figura 6: Entradas/Salidas de usuario del XC3S1400A en el paquete FGG484. ....	59

# Introducción

---

## Introducción

Internet es una red global de ordenadores públicamente accesible, que acapara y brinda una gran cantidad de servicios e información. El Internet o la denominada “autopista de la información” es un sistema mundial de redes de computadoras; un conjunto integrado por las diferentes redes de cada país del mundo, que le permite a un usuario en cualquier computadora acceder a los disímiles servicios que ofrece, los cuales, por ser tan populares, cómodos e incluso gratis, propician un aumento desenfrenado de la cantidad de usuarios que ven en ellos la necesidad de utilizarlos en busca de información o recreación.

La World Wide Web (www) es tal vez el punto más visible de Internet, y hoy en día el más usado junto con el correo electrónico [1]. La www fue inventada en 1989 por Tim Berners-Lee, entonces investigador del Laboratorio de Física de las Partículas de Europa (EPPL, por sus siglas en inglés), quien visualizó un medio a través del cual los usuarios pudieran tener acceso a diversos servicios (correo electrónico, audio, video y otros) por medio de un programa residente en las computadoras conocido como navegador. Este navegador, a través del protocolo http permitiría a las computadoras comunicarse con servidores para interpretar documentos de la www. A partir de este momento la Internet se convertiría en un medio masivo de comunicación [2].

En la Web podemos encontrar todo tipo de información, música, artículos sobre tratamientos para el cáncer, estomatología o maquillaje para una noche de gala, la Web se compone de millones de artículos publicados que recogen el contenido de las más diversas materias. Esta información que se encuentra disponible para todos los usuarios en la red no siempre es correcta y puede resultar incluso peligrosa al traer implícito algún tipo de aberración como terrorismo o pornografía infantil.

Este tipo de contenido también forma parte de Internet, se hace necesario entonces que los documentos HTML sean procesados para evitar que todos los usuarios tengan acceso a todo tipo de información. Los sistemas de filtrado de contenido constituyen una herramienta para regular la documentación a la que los usuarios puedan o no acceder. En nuestro país se está llevando a cabo un proyecto nombrado Filtrado de Paquetes por Contenido (Filpacon), hasta donde se conoce es único en su tipo para Cuba y se está desarrollando en la Universidad de las Ciencias Informáticas (UCI) a

# Introducción

---

petición de la Oficina de Seguridad para las Redes Informáticas (OSRI). Filpacon se encarga de regular el acceso de usuarios a determinados sitios publicados en la Web, brindándoles una navegación segura.

Dado el gran volumen de contenido a procesar en Internet esta tarea resulta casi imposible de realizar manualmente, para automatizar este proceso se utilizará el Motor de Categorización Inteligente de Contenidos (MOCIC).

MOCIC es un proyecto que actualmente se encuentra en desarrollo, está compuesto por un conjunto de módulos que mayoritariamente estarán dotados de inteligencia artificial (IA) y que unidos permitirán automatizar el proceso de clasificar y categorizar documentos HTML provenientes de Internet.

Para establecer una categoría se hace necesario analizar el texto y las imágenes de forma independiente. El resultado se ve retrasado por el tiempo de procesamiento de las imágenes ya que la clasificación del texto muestra sus resultados con una mayor rapidez. Se hace necesario disminuir el tiempo de análisis de las imágenes, este problema puede ser solucionado con el uso de un hardware especializado que permita agilizar este proceso.

Un hardware programable brinda gran flexibilidad a la hora de configurar un sistema a la medida de las necesidades, brinda una mayor rapidez de procesamiento, mejores posibilidades de modificación y ampliación, además de tener una gran capacidad de procesamiento y facilidad de mantenimiento.

MOCIC para acelerar la clasificación de un documento HTML necesita de un hardware programable que procese imágenes digitales a una mayor velocidad, agilizando así el proceso de categorización de los documentos.

Surgiendo como **problema científico**: ¿Cómo optimizar el procesamiento de las imágenes en MOCIC?

Ante este problema se plantea como **idea a defender**:

Con la propuesta de hardware se agilizará el procesamiento de las imágenes en MOCIC, así como la clasificación de documentos HTML.

# Introducción

---

Se enmarcó el **objeto de estudio** en los hardwares utilizados para el procesamiento de imágenes digitales y como **campo de acción** los hardwares para procesar imágenes en MOCIC.

En el presente trabajo se plantea como **objetivo general** proponer el hardware necesario para el procesamiento de imágenes en MOCIC, basándose en el siguiente **objetivo específico**:

- Proponer el hardware necesario que implemente una Red Neuronal Artificial y un segmentador de imágenes.

Para darle cumplimiento al objetivo planteado se han definido las siguientes **tareas investigativas**:

- Definir procesamiento de imágenes digitales.
- Definir segmentación de imágenes.
- Analizar las Redes Neuronales Artificiales.
- Analizar los dispositivos de hardware capaces de procesar imágenes.
- Identificar el hardware necesario capaz de implementar una Red Neuronal Artificial y un segmentador de imágenes para MOCIC.

Para el desarrollo de la presente investigación se emplearon los siguientes métodos:

## **Métodos Teóricos**

**Analítico-Sintético:** Ayudó a procesar el marco referencial de la tesis a partir de la sistematización del conocimiento científico relacionado con el objeto de estudio, permitió reconocer las relaciones y componentes del problema planteado y expresarlas de acuerdo con lo que se necesita para agilizar el funcionamiento del proyecto MOCIC a fin de poderse llegar a las conclusiones correspondientes.

**Inductivo-Deductivo:** Aportó la determinación del problema y la diferenciación de las tareas desarrolladas en el proceso investigativo, permitiendo que a partir del estudio de la bibliografía referente al procesamiento de imágenes y a los diferentes tipos de hardware programables utilizados para procesar imágenes digitales, se establecieran las características que se requieren de estos para proponer uno de ellos para ser utilizado por MOCIC. Además, permitió arribar a las conclusiones

# Introducción

---

pertinentes de la presente investigación.

**Histórico-Lógico:** Permitió que se analizara el desarrollo histórico del objeto de estudio y encontrar en diferentes publicaciones tanto de Cuba como del extranjero, características y datos sobre los hardwares procesadores de imágenes, así como los respectivos cambios y avances a que han sido sometidos los mismos a través de los años.

## **Métodos Empíricos**

**Entrevista:** Mediante este método se recopiló información referente al proyecto MOCIC, permitiendo establecer aspectos necesarios a tener en cuenta a la hora de llevar a cabo la investigación.

El documento se encuentra organizado en dos capítulos tal como se describe a continuación:

**Capítulo 1:** *Fundamentación Teórica.* En este capítulo se realiza un estudio sobre el procesamiento de imágenes digitales, dentro de este campo trataremos aspectos importantes como el concepto de segmentación y las características de este proceso. También se abordará sobre las Redes Neuronales Artificiales específicamente las MLP para su uso en MOCIC, además se analizará el funcionamiento de hardwares programables capaces de procesar imágenes digitales, dentro de estos se tratarán: PIC, PLC, GPU, FPGA y las tarjetas NVidia.

**Capítulo 2:** *Propuesta de Hardware Especializado para el procesamiento de imágenes digitales.* En este capítulo se realiza un análisis de la Arquitectura y los Módulos de Procesamiento de Imágenes de MOCIC, dando a conocer las características del hardware que requiere MOCIC para lograr un mejor funcionamiento y de acuerdo con éstas establecer una propuesta de hardware para el proyecto.

## Capítulo 1 Fundamentación Teórica. Hardwares Programables capaces de procesar imágenes digitales.

### 1.1 Introducción.

En este capítulo se establecen definiciones formales, conceptos y aspectos importantes sobre el procesamiento de imágenes digitales, haciendo énfasis en la segmentación y sus características. Se analizan las Redes Neuronales Artificiales, específicamente las MultiLayer Perceptron (MLP). Además, se dan a conocer diferentes tipos de hardwares programables capaces de procesar imágenes, así como las principales características que se requieren de estos para poder ser utilizados por el proyecto MOCIC. Dentro de los hardwares a analizar se encuentran: Peripheral Interface Controller (PIC), Programmable Logic Controller (PLC), Graphics Processing Unit (GPU), Field Programmable Gate Array (FPGA) y las tarjetas NVidia.

### 1.2 Estado del Arte.

Un filtro de contenido es uno o más elementos de software que operan juntos para regular (permitir o denegar) el acceso de los usuarios a determinados materiales que se encuentran en Internet [3]. Filpacon constituye una solución de este tipo, para dar una clasificación utiliza una base de datos de URL categorizadas, esta categorización la proveerá MOCIC, que realiza la función de recuperación y clasificación de la información.

Ante la necesidad de un hardware programable es importante analizar las características y funcionalidades de aquellos que puedan ser usados con el fin de procesar imágenes digitales. Para MOCIC es fundamental conocer sobre procesamiento y segmentación de imágenes, funciones y aplicaciones de las Redes Neuronales Artificiales, principalmente las MLP.

## 1.2.1 **Ámbito Internacional.**

Existen diversos sistemas de filtrado que utilizan técnicas de IA, lo que reduce la dependencia de las listas de URL logrando que el filtro en cuestión se adapte a la naturaleza dinámica de Internet. A continuación se muestra una pequeña lista de algunos sistemas de filtrado autónomo:

- POESIA
- OPTENET
- IBM Proventia Web Filter
- Netsweeper
- CyberPatrol

A excepción de POESIA los filtros mencionados son software privativos.

**POESIA:** Es una herramienta para el filtrado de contenidos inapropiados de Internet en entornos educativos. El software contiene diferentes filtros que incluyen pornografía y canales de Internet. Además, funciona en varias lenguas (Inglés, italiano, Español y Francés) [4].

**OPTENET:** Basado en la tecnología de filtrado de contenidos dinámicos en tiempo real de Optenet, Optenet WebFilter es el único producto con capacidad para bloquear el contenido no deseado y permitir el contenido adecuado en una misma página. Sólo Optenet WebFilter proporciona a los administradores de seguridad las políticas y el control necesarios para asegurarse de que sus usuarios están protegidos de contenidos inapropiados, sin que esto afecte a su experiencia de navegación [5].

**IBM Proventia Web Filter:** Analiza el contenido de forma rápida y precisa. Su sofisticada tecnología combina el análisis de texto e imagen con las bases de datos de imágenes y URL más extensas del mundo, que trabajan con antelación para proteger la empresa. Puede ser personalizado fácilmente de acuerdo con las políticas de acceso a Internet. Con uso flexible y sencillo, permite definir reglas de acceso según usuario, cuadro de tiempo, tipo de contenido y acción resultante. Las opciones varían desde simples restricciones de uso, regulaciones constantes y hasta bloqueos completos. Proventia Web Filter está disponible como software autónomo o como módulo incluido de IBM Proventia Network Multi-Function Security (MFS) [6].



## Capítulo I: Fundamentación teórica

---

**Netsweeper:** Fundado en 1999 Netsweeper S.A. es uno de los proveedores principales de filtros de contenido de Internet, brinda servicios a instituciones educativas, organizaciones de gobierno, negocios, proveedores de servicio y socios de Original Equipment Manufacturer (OEM) en el mundo entero. Las soluciones de Netsweeper suministran a directores informáticos los instrumentos necesarios de optimizar la seguridad de red proveyendo a todos los usuarios con una experiencia positiva, productiva y segura de Internet [7].

**CyberPatrol:** CyberPatrol de la empresa SurfControlFiltro está disponible tanto a nivel de usuario como de servidor. Filtra aproximadamente un millón de páginas Web en 12 categorías, incluyendo desnudez, alcohol, juegos de azar, odio y violencia. El usuario puede escoger qué categorías filtrar a partir de una lista. CyberPatrol permite determinar hasta 10 perfiles diferentes de usuarios. Además del filtro, incorpora la opción de restringir el número de horas de conexión a Internet. Sólo está disponible en inglés [8].

Para clasificar un documento estos sistemas se basan en el filtrado tanto de contenidos textuales como de imágenes. A nivel internacional existen variados tipos de hardware que pueden ser empleados en el análisis de imágenes digitales, como las tarjetas NVidia, las unidades de procesamiento gráfico (GPU, por sus siglas en inglés) entre otros dispositivos programables como los Field Programmable Gate Array (FPGA), estos son un tipo de dispositivo lógico programable (PLD, por sus siglas en inglés). La introducción de los dispositivos FPGA hace aproximadamente 20 años ha dado lugar al nacimiento de lo que se conoce como computación reconfigurable. Si bien las primeras generaciones de FPGAs fueron bastante limitadas en sus capacidades, en la actualidad las más modernas tecnologías de fabricación de circuitos integrados permiten disponer de dispositivos no sólo con millones de puertas de lógica programable, sino también con recursos hardware específicos, con una amplísima gama de soluciones de conectividad, haciendo posible el diseño de complejos y potentes sistemas en un único chip (concepto SOC, *System On a Chip*) y permitiendo un gran salto hacia delante en la capacidad para procesar datos a mayor velocidad y con menor coste. La estructura interna de las FPGAs las convierte en dispositivos perfectamente adecuados para realizar en paralelo tareas elementales de procesamiento digital. Por todo ello, las FPGAs son hoy en día la opción más atractiva para el desarrollo de aplicaciones de procesamiento digital de señal e imagen de altas prestaciones [9].

## Capítulo I: Fundamentación teórica

---

Las unidades de procesamiento gráfico fueron originalmente diseñadas para procesamiento gráfico en 3D, han tenido una gran evolución producto del insaciable mercado de gráficos 3D de alta calidad, esto incluye los videojuegos, industria del cine, entre otros. Una GPU es un procesador extremadamente potente, flexible y de bajo costo. Las GPUs recientes soportan cálculos de alta precisión, tienen muchos núcleos y una arquitectura más simple que una unidad central de procesamiento (CPU, por sus siglas en inglés) estándar [10].

Mientras que antes esta tecnología sólo se utilizaba en los juegos por ordenador, actualmente las GPU GeForce de NVidia, que incluyen tecnología Compute Unified Device Architecture (CUDA), se están utilizando con propósitos más serios, como la informática científica. La Berkeley's Open Infrastructure for Network Computing (BOINC, Infraestructura Abierta de Berkeley para la Computación en Red), una de las principales plataformas informáticas distribuidas del mundo, utiliza la tecnología CUDA para explotar al máximo la potencia de procesamiento paralelo de las GPU de NVidia con resultados sorprendentes, lo cual podría repercutir en el ritmo de los descubrimientos científicos en proyectos como el GPUGRID y el Einstein@home. El último gran adelanto vino con el estreno de un cliente optimizado que permitiría a SETI@home analizar los datos de la búsqueda de inteligencia extraterrestre (SETI, por sus siglas en inglés) en aproximadamente una octava parte del tiempo que se necesitó anteriormente con las CPU. Según el Dr. David Anderson, científico investigador del Laboratorio de Ciencias Espaciales Berkeley de la Universidad de California y fundador de la BOINC, "la tecnología CUDA de NVidia abre las puertas a una nueva potencia de procesamiento en la investigación científica que antes era inexistente y que los investigadores no podían permitirse." También añadió que la tecnología CUDA facilita a los científicos e investigadores la tarea de optimizar los proyectos BOINC para GPU de NVidia. De hecho, ya la están utilizando en aplicaciones de dinámica molecular, predicción de estructuras proteicas, imágenes médicas, modelización meteorológica y climática, así como en muchos otros ámbitos [11].

Las consolas de videojuegos y otros dispositivos computacionales comunes diseñados para videojuegos, por lo general contienen una GPU, que es muy eficiente para la manipulación y el trabajo con gráficos en la pantalla del ordenador. Y la estructura de tipo paralelo de la unidad también la hace más eficiente que una CPU, diseñada para una gama mucho más amplia de aplicaciones y por tanto

# Capítulo I: Fundamentación teórica

---

menos eficaz en tareas muy específicas. Entre estas tareas específicas, figuran diversas clases de cálculos complejos que son importantes para aplicaciones informáticas del ámbito militar.

Un grupo de investigadores del Instituto de Investigación Tecnológica de Georgia (GTRI) y de la Escuela de Ingeniería Electrónica y Computacional del Georgia Tech, desarrollan herramientas de programación que permitan a los ingenieros de la industria militar utilizar la potencia de procesamiento de las GPUs sin tener que aprender el complicado lenguaje de programación que se necesita para usarlas directamente. “Los radares y otros sistemas de sensores son cada día más complicados. Por eso, los requerimientos informáticos se están acercando a un cuello de botella”, explica Daniel Campbell, ingeniero del GTRI. “Estamos sacándole provecho a la capacidad de las GPUs para procesar datos de radares, sensores infrarrojos y video, más rápido que un ordenador típico, con menos consumo de recursos y un costo de fabricación más bajo que un clúster de ordenadores”.

Los investigadores trabajan con funciones definidas en la biblioteca Vector Signal Image Processing Library (VSIPL) para ejecutarlas en las GPUs. VSIPL es un estándar de código abierto desarrollado por fabricantes de hardware de procesamiento de imágenes y otras señales, expertos del ámbito académico, desarrolladores de aplicaciones y laboratorios gubernamentales.

Los estudios han demostrado que ciertas funciones operan de 20 a 350 veces más rápido en una GPU que en una CPU, dependiendo de la función y del tamaño del conjunto de datos. En el futuro, los investigadores piensan continuar expandiendo las funciones básicas de la GPU, desarrollar bibliotecas de funciones adicionales de tipo militar para GPUs, y desarrollar herramientas de programación que permitan utilizar otros procesadores eficientes, como el procesador Cell Broadband Engine (CBE) que está en el corazón de la consola de videojuegos de la PlayStation 3 [12].

## 1.2.2 Ámbito Nacional.

En Cuba el único sistema de filtrado de contenido de Internet del que se tiene conocimiento es Filpacon, este proyecto es novedoso para el país y se está llevando a cabo en la Universidad de las Ciencias Informáticas (UCI). No se encontraron referencias de empresas o proyectos anteriores, que utilicen algún hardware programable para procesar imágenes digitales, por lo cual a escala nacional esto constituye un aspecto para investigar y experimentar.

## 1.3 Procesamiento digital de Imágenes.

El término "imagen monocromática" o imagen simplemente, se refiere a una función de intensidad de luz bidimensional  $f(x, y)$ , donde  $x$  e  $y$  indican las coordenadas espaciales y el valor de  $f$  en cualquier punto  $(x, y)$  es proporcional a la luminosidad (o nivel de gris) de la imagen en dicho punto. Una imagen digital es una imagen (función)  $f(x, y)$  que ha sido discretizada tanto en coordenadas espaciales como en luminosidad. Una imagen digital puede ser considerada como una matriz cuyos índices de renglón y columna identifican un punto (un lugar en el espacio bidimensional) en la imagen y el correspondiente valor de elemento de matriz identifica el nivel de gris en aquel punto. Los elementos de estos arreglos digitales son llamados elementos de imagen o píxel. En el tratamiento de imágenes se pueden distinguir tres etapas principales primeramente se encuentra la adquisición de la imagen. En esta etapa la imagen es cargada del disco duro, la siguiente etapa trata del procesamiento de esa imagen. La función básica del procesamiento es la de mejorar la imagen de forma que se aumenten las posibilidades de éxito en los procesos posteriores, o sea, mejorar las características de dicha imagen como: definición de contornos, color, brillo, entre otros, valiéndose de procedimientos y herramientas matemáticas. En esta etapa se encuentran también técnicas de codificación para el almacenamiento o bien para la transmisión. Por último, se encuentra la etapa de presentación al observador.

El procesamiento digital constituye un conjunto de técnicas que les son aplicadas a las imágenes con el objetivo de mejorar la calidad o facilitar la búsqueda de información en las mismas.

### Aplicaciones

El avance del procesamiento digital de imágenes se ve reflejado en la medicina, la astronomía, geología, microscopía, información meteorológica, transmisión y despliegue agilizado de imágenes por Internet, entre otros.

El ojo humano es capaz de realizar análisis cualitativos de un modo muy eficaz pero no es capaz de cuantificar en las imágenes [13], es por esto que se hace necesario para empresas, proyectos, experimentos científicos y en aplicaciones donde se necesiten tomar medidas sobre un alto número de imágenes, que éstas sean analizadas de forma automática.

Un proceso fundamental dentro del análisis de imágenes lo constituye la segmentación.

## 1.3.1 Segmentación.

La segmentación de imagen es un procesado digital de última generación que consiste en reconocer de forma automática los objetos de una escena sin ninguna intervención previa por parte del usuario. Este automatismo total pone a prueba la inteligencia artificial de los sistemas, ya que los objetos obtenidos deben corresponderse lo más posible con el **contenido semántico** de la imagen [14].

Como se ha indicado, la segmentación consiste básicamente en la separación de una imagen en áreas. De esta forma, si se quiere analizar una única región se divide la imagen en objeto y fondo, considerando fondo a todas las zonas de la imagen que no sean de interés.

La segmentación es un paso imprescindible en diversos procesos de tratamiento de imagen. Entre otros, es necesaria para tomar medidas sobre una región, para realizar reconstrucciones tridimensionales de una zona de la imagen, para la clasificación o diagnóstico automático o para reducir la información de las imágenes. Si de una serie de imágenes para un determinado estudio sólo es de interés una región concreta, se puede segmentar y almacenar sólo estas regiones para el análisis posterior.

Aunque con la vista, la detección de regiones pueda parecer una tarea sencilla, existen una serie de dificultades a la hora de realizar la segmentación de una imagen.

**Artefactos:** Por problemas en la adquisición se puede encontrar ruido en la imagen, que distorsiona las características de las distintas regiones.

**Volumen parcial:** Al ser las imágenes representaciones 2D de objetos 3D se puede encontrar en la imagen información que no es propiamente de ese plano y que limita la definición de las regiones.

**Inhomogeneidad:** Los objetos no poseen siempre una iluminación uniforme, sino que muchas veces es sólo una textura característica lo que los diferencia de otros.

**Forma:** Se pueden clasificar las formas de los objetos a groso modo en objetos patata, con una forma más o menos regular y convexa, objetos con forma de coliflor, con bordes no definidos y ciertas

## Capítulo I: Fundamentación teórica

---

ramificaciones, y objetos spaghetti, objetos finos y muy ramificados. Estos últimos pueden ser difíciles de segmentar ya que pueden estar entrelazados con otros objetos.

**Ruido:** La imagen puede ser de baja calidad, debido a la presencia de ruido o a una mala adquisición de la misma.

**Conocimiento previo:** Muchas veces empleamos en la segmentación visual el conocimiento previo que tenemos sobre una determinada región. Dicho conocimiento previo no es sencillo de obtener ni de poner en estructuras aplicables a algoritmos.

En cuanto al grado de interacción del usuario en el proceso de segmentación, éstos se pueden clasificar en:

- Manual: El usuario realiza la segmentación él mismo, con la ayuda de una herramienta informática.
- Automática: El ordenador realiza todo el proceso de forma automática.
- Semi-automática o interactiva: El ordenador realiza el proceso, pero el usuario interviene en determinados momentos para definir parámetros o corregir resultados [15].

La segmentación autónoma es la requerida por el proyecto MOCIC, ésta es una de las etapas fundamentales en el procesamiento de una imagen. La segmentación en el módulo clasificador de desnudez de MOCIC se realiza a partir del color de la piel humana, de esta forma, se determina según la cantidad de piel que se muestra en una imagen si ésta es pornográfica o no. Las imágenes pornográficas muestran generalmente personas desnudas, sus órganos sexuales o escenas de relaciones sexuales entre personas. Estas imágenes muestran mucha piel y debido a esto el color de la piel es una característica básica usada para la categorización de tales imágenes. Una desventaja que puede traer escoger esta característica como primaria es que no se podrá trabajar con imágenes en niveles de grises, sin embargo, las imágenes del dominio que nos ocupa raramente están en blanco y negro.

## 1.4 Algoritmos de Aprendizaje.

Una de las tareas más desafiantes de las Ciencias Informáticas es construir máquinas o programas de computadoras que sean capaces de aprender. El darles la capacidad de aprendizaje abre una amplia gama de nuevas aplicaciones. Entender como una máquina con ayuda de algoritmos puede hacer esto, ayuda a comprender las capacidades y limitaciones que poseen los humanos a la hora de aprender. En general, se busca construir programas que mejoren automáticamente con la experiencia. El aprendizaje no sólo se encarga de obtener el conocimiento, sino también la forma en que éste se representa. A continuación se hace referencia a algunos de estos algoritmos:

### 1.4.1 K Nearest Neighbors (K-NN)

El aprendizaje es la opción de tomar información a partir de la experiencia; esto está relacionado principalmente con el aprendizaje por refuerzo, existen varios tipos de aprendizajes: inductivo, analítico o deductivo, inductivo no supervisado, analógico, genético, conexionista e inductivo supervisado este último utilizado por el algoritmo K-NN.

**Aprendizaje Inductivo Supervisado:** Las reglas de clasificación por vecindad están basadas en la búsqueda en un conjunto de prototipos de los  $k$  prototipos más cercanos al patrón a clasificar. No hay un modelo global asociado a los conceptos a aprender. Las predicciones se realizan basándose en los ejemplos más parecidos al que hay que predecir. El coste del aprendizaje es 0, todo el coste pasa al cálculo de la predicción. Se conoce como mecanismo de aprendizaje perezoso (lazy learning). Se debe especificar una métrica para poder medir la proximidad. Suele utilizarse por razones computacionales la distancia euclídea, para este fin. Se denominará conjunto de referencia (R) al conjunto de prototipos sobre el que se buscará el(los) vecino(s) más cercano(s).

**Ventajas:** El coste del aprendizaje es nulo. No se necesita hacer ninguna suposición sobre los conceptos a aprender. Se pueden aprender conceptos complejos usando funciones sencillas como aproximaciones locales. El mecanismo para predecir un valor continuo (regresión) puede ser extendido. Es muy tolerante al ruido.

**Desventajas:** El coste de encontrar los  $k$  mejores vecinos es grande (estructuras especializadas

kdrees). No hay un mecanismo para decidir el valor óptimo para  $k$  (depende de cada conjunto de datos). Su rendimiento baja si el número de descriptores crece. Su habilidad de interpretar es nula (no hay una descripción de los conceptos aprendidos) [16].

### 1.4.2 Support Vector Machine (SVM).

El algoritmo SVM (Support Vector Machine) fue utilizado por primera vez en la clasificación de texto en 1998 por T. Joachims. En términos geométricos, se puede ver como el intento de encontrar un espacio  $n$ -dimensional, que permita separar los ejemplos positivos de entrenamiento de los negativos, permitiendo especificar el margen más amplio posible. El objetivo perseguido por este algoritmo es encontrar el hiperplano óptimo que maximice la distancia entre los casos positivos y los casos negativos. Como argumenta Joachims, las máquinas de vectores de soporte ofrecen dos grandes ventajas para la categorización de texto:

- Evita los problemas de sobrecarga de pruebas en espacios de grandes dimensiones.
- Realiza una optimización global, sin óptimos locales.

Una ventaja importante de SVM es que permite construir clasificadores no lineales, el algoritmo representa datos de entrenamiento no lineales en un espacio de alta dimensionalidad (llamado el espacio de características), y construye el hiperplano que tiene el margen máximo. Además, debido al uso de una función kernel para realizar el mapeo, es posible calcular el hiperplano sin representar explícitamente el espacio de características [17].

### 1.4.3 Árboles de Decisión.

Los árboles de decisión son herramientas excelentes para ayudar a realizar elecciones adecuadas entre muchas posibilidades. Su estructura permite seleccionar una y otra vez diferentes opciones para explorar las diferentes alternativas posibles de decisión. Los árboles de decisión son guías jerárquicas multi-vía donde los valores de las características son el criterio diagnóstico para evaluar.

La jerarquía se refiere a que la toma de una decisión o camino lleva a otra, hasta que todos los factores



o características involucradas se hayan tomado en cuenta. Es multi-vía porque pueden existir más de las opciones y es una guía porque al responder una pregunta se llega a una decisión (Rossiter, 1997) [18].

### **Ventajas**

- Resume los ejemplos de partida, permitiendo la clasificación de nuevos casos siempre y cuando no existan modificaciones sustanciales en las condiciones bajo las cuales se generaron los ejemplos que sirvieron para su construcción.
- Facilita la interpretación de la decisión adoptada.
- Proporciona un alto grado de comprensión del conocimiento utilizado en la toma de decisiones.
- Explica el comportamiento respecto a una determinada tarea de decisión. Reduce el número de variables independientes.
- Es una magnífica herramienta para el control de la gestión empresarial [19].

### **1.4.4 Redes Neuronales Artificiales.**

Las Redes Neuronales como su nombre lo indica, pretenden imitar a pequeñísima escala la forma de funcionamiento de las neuronas que forman el cerebro humano. Todo el desarrollo de las Redes Neuronales tiene mucho que ver con la neurofisiología, no en vano se trata de imitar a una neurona humana con la mayor exactitud posible. Entre los pioneros en el modelado de neuronas se encuentra Warren McCulloch y Walter Pitts. Estos dos investigadores propusieron un modelo matemático de neurona. En este modelo cada neurona estaba dotada de un conjunto de entradas y salidas. Cada entrada está afectada por un peso. La activación de la neurona se calcula mediante la suma de los productos de cada entrada y la salida es una función de esta activación. La principal clave de este sistema se encuentra en los pesos de las diferentes entradas. Como se ha visto, las entradas son modificadas por el peso y las salidas son función de estas modificaciones. Esto lleva a concluir que los pesos influyen de forma decisiva en la salida y por lo tanto pueden ser utilizados para controlar la salida que se desea. En realidad cuando se tienen interconectadas muchas de estas neuronas artificiales lo que se hace inicialmente es entrenar el sistema. El entrenamiento consiste en aplicar unas entradas

## Capítulo I: Fundamentación teórica

---

determinadas a la red y observar la salida que produce. Si la salida que produce no se adecua a la que se esperaba, se ajustan los pesos de cada neurona para interactivamente ir obteniendo las respuestas adecuadas del sistema. La red es sometida a varios ejemplos representativos, de forma que mediante la modificación de los pesos de cada neurona, la red va "aprendiendo".

Las Redes Neuronales consisten normalmente en un número de elementos de procesamiento o neuronas interconectadas. Las conexiones son arreglos entre neuronas y la naturaleza de éstas determina la estructura de la red. Como la fortaleza de las conexiones es ajustada o entrenada para alcanzar un comportamiento deseado, la red es gobernada por sus algoritmos de aprendizaje. Las redes neuronales pueden ser clasificadas de acuerdo con sus estructuras o algoritmos de aprendizaje [20].

### **Ventajas de las Redes Neuronales**

La principal razón del uso de las Redes Neuronales radica en el gran número de aplicaciones exitosas. El éxito en las aplicaciones se debe principalmente a las ventajas que las Redes Neuronales tienen sobre otro tipo de modelos computacionales. A continuación se mencionan algunas de estas ventajas:

**Aprendizaje Adaptable:** La capacidad adaptable es una de las características más atractivas de las Redes Neuronales. Aprenden a llevar a cabo ciertas tareas mediante un entrenamiento con ejemplos ilustrativos. Como las Redes Neuronales pueden aprender a diferenciar patrones mediante ejemplos y entrenamiento, no es necesario que elaboremos modelos a priori ni necesitamos especificar funciones de distribución de probabilidad.

**Tolerancia a fallos:** Las Redes Neuronales son los primeros métodos computacionales con la capacidad inherente de tolerancia a fallos. Comparados con los sistemas computacionales tradicionales, los cuales pierden su funcionalidad en cuanto sufren un pequeño error de memoria, en las Redes Neuronales, si se produce un fallo en un pequeño número de neuronas, aunque el comportamiento del sistema se ve influenciado, no sufre una caída repentina. Hay dos aspectos distintos respecto a la tolerancia a fallos: primero, las redes pueden aprender a reconocer los patrones con ruido, distorsionados o incompletos, ésta es una tolerancia a fallos respecto a los datos. Segundo, pueden seguir realizando su función (con cierta degradación) aunque se destruya parte de la red. La

## Capítulo I: Fundamentación teórica

---

razón por la que las redes neuronales son tolerantes a fallos es que tienen su información distribuida en las conexiones entre neuronas, existiendo cierto grado de redundancia en este tipo de almacenamiento.

La mayoría de los ordenadores algorítmicos y sistemas de recuperación de datos almacenan cada pieza de información en un espacio único, localizable y direccionable. Las Redes Neuronales almacenan información no localizada. Por tanto, la mayoría de las interconexiones entre los nodos de la red tendrán unos valores en función de los estímulos recibidos, y se generará un patrón de salida que represente la información almacenada.

**Operación en tiempo real:** Una de las prioridades de la mayoría de las áreas de aplicación es la necesidad de realizar grandes procesos con datos de forma muy rápida. Las Redes Neuronales se adaptan bien a esto debido a su implementación paralela. Para que la mayoría de las Redes Neuronales puedan operar en un entorno de tiempo real, la necesidad de cambio de los pesos de las conexiones o entrenamiento es mínima. Por tanto, las Redes Neuronales son una excelente alternativa para el reconocimiento y clasificación de patrones en tiempo real.

**Fácil inserción dentro de la tecnología existente:** Debido a que una red puede ser rápidamente entrenada, comprobada, verificada y trasladada a una implementación hardware de bajo costo, es fácil insertar Redes Neuronales para aplicaciones específicas dentro de sistemas existentes [21].

### Aplicaciones

La aplicación de las Redes Neuronales artificiales se ha extendido a diversas disciplinas, debido principalmente a sus características de adaptabilidad, confiabilidad y auto-organización. Una ventaja destacable para el procesamiento de datos radica en la posibilidad de su implementación con tecnologías específicas disponibles, que posibilitan su operación en tiempo real.

Las Redes Neuronales han sido utilizadas en problemas de categorización en numerosas ocasiones. Es posible entrenar una red neuronal para que dada una entrada determinada (un vector de representación) produzca una salida deseada (la categoría a la que corresponde ese documento) [22].

## **Multilayer Perceptron (MLP)**

Este es uno de los tipos de redes más comunes. Se basa en otra red más simple llamada perceptrón. Es una red unidireccional (feedforward).

El perceptrón multicapa es una Red Neuronal Artificial formada por múltiples capas, esto le permite resolver problemas que no son linealmente separables, lo cual es la principal limitación del perceptrón (también llamado perceptrón simple). El perceptrón multicapa puede ser totalmente o localmente conectado. En el primer caso cada salida de una neurona de la capa  $i$  es entrada de todas las neuronas de la capa  $i + 1$ , mientras que el segundo, cada neurona de la capa  $i$  es entrada de una serie de neuronas (región) de la capa  $i + 1$ . Las capas pueden clasificarse en tres tipos:

Capa de entrada: Constituida por aquellas neuronas que introducen los patrones de entrada en la red. En estas neuronas no se produce procesamiento.

Capas ocultas: Formada por aquellas neuronas cuyas entradas provienen de capas anteriores y las salidas pasan a neuronas de capas posteriores.

Capa de salida: Neuronas cuyos valores de salida se corresponden con las salidas de toda la red.

La propagación hacia atrás (también conocido como retropropagación del error o regla delta generalizada), es un algoritmo utilizado en el entrenamiento de estas redes, por ello, el perceptrón multicapa también es conocido como red de retropropagación.

## **Características**

El Multilayer Perceptron se caracteriza por presentar una no-linealidad en la salida, capas de neuronas ocultas y un alto grado de conectividad. Es de entrenamiento supervisado. Utiliza el algoritmo de retropropagación del error, que está basado en la regla de aprendizaje por corrección de error, considerada como una generalización del algoritmo de los cuadrados mínimos (LMS), utilizado en filtrado adaptivo mediante redes lineales simples.

# Capítulo I: Fundamentación teórica

---

Su operación consta de dos fases, una directa y una inversa o de retroceso. En la fase directa, se ingresa el patrón de actividad en la capa de entrada de la red (vector de entrada), que recorre todas las capas subsiguientes. Se obtiene la respuesta real de la red en la capa de salida. En esta fase, los pesos sinápticos de la red permanecen fijos.

En la fase inversa, los pesos sinápticos son ajustados de acuerdo con la regla de corrección del error. Esta regla, conocida como método de Levenberg-Marquardt, minimiza el cuadrado de las diferencias entre la respuesta o salida deseada y la salida real de la red [23].

## **Limitaciones**

El Perceptrón Multicapa no extrapola bien, es decir, si la red se entrena mal o de manera insuficiente, las salidas pueden ser imprecisas.

La existencia de mínimos locales en la función de error dificulta considerablemente el entrenamiento, pues una vez alcanzado un mínimo, el entrenamiento se detiene aunque no se haya alcanzado la tasa de convergencia fijada. Cuando se cae en un mínimo local sin satisfacer el porcentaje de error permitido se puede considerar: cambiar la topología de la red (número de capas y número de neuronas), comenzar el entrenamiento con unos pesos iniciales diferentes, modificar los parámetros de aprendizaje, modificar el conjunto de entrenamiento o presentar los patrones en otro orden.

## **Aplicaciones**

El Perceptrón Multicapa se utiliza para resolver problemas de asociación de patrones, segmentación de imágenes, compresión de datos, entre otros [24].

## **1.5 Hardware Programable.**

Un hardware programable proporciona una gran flexibilidad a la hora de configurar un sistema, ya que pueden ser programados a la medida de las necesidades, brinda una mayor rapidez de procesamiento, tiene mejores posibilidades de modificación y ampliación, además de una gran capacidad de procesamiento y facilidad de mantenimiento.

A continuación se dan a conocer algunos dispositivos de hardware que pueden ser usados para

procesar imágenes digitales entre otras aplicaciones.

## 1.5.1 Peripheral Interface Controller (PIC).

Los PIC son una familia de microcontroladores tipo Reduced Instruction Set Computer (RISC), es decir, que son muy rápidos pero con pocas instrucciones, fabricados por Microchip Technology Inc. PIC al igual que otro microcontrolador es un “mini-ordenador en un circuito integrado”, que ejecuta un programa y es reprogramable, es muy sencillo usar PICs para construir tu propio sistema microcontrolador, además de ser barato.

### Características:

Los microcontroladores PIC poseen las siguientes características generales:

- Arquitectura interna

Utilizan la arquitectura Harvard, que se caracteriza por tener una memoria de programa que genera la dirección de la memoria de datos. La memoria de datos está estructurada en palabras de 8 bits y la memoria de programa en palabras de 12, 14 ó 16 bits.

En la ejecución de las instrucciones se aplica la segmentación (*pipeline*) o búsqueda y ejecución simultánea de instrucciones, lo que permite al procesador realizar al mismo tiempo la ejecución de una instrucción y la búsqueda de la siguiente. Esto hace que todas las instrucciones, excepto las de salto, se ejecuten siempre en un ciclo de instrucción.

- Repertorio de Instrucciones

Son procesadores de tipo RISC porque el número de instrucciones de su repertorio es reducido. El número de instrucciones es diferente para cada gama y varía entre 33 y 77.

- Memoria

## Capítulo I: Fundamentación teórica

---

Poseen una memoria de datos volátil (RAM) de pequeña capacidad comprendida entre 25 y 3840 octetos, según el modelo, y direccionada por la memoria no volátil (EPROM, OTP, EEPROM, o FLASH) que contiene el programa.

- Programación

Su programación se realiza mediante un canal de comunicación serie denominado In-Circuit Serial Programming (ICSP), compuesto fundamentalmente por una línea de datos y otra de reloj.

En los últimos tiempos la familia de microcontroladores PIC ha revolucionado el mundo de las aplicaciones electrónicas. Tienen una facilidad de uso y programación tales, que junto a las inmensas posibilidades de entrada/salida (E/S) que brindan han conquistado a programadores y desarrolladores. Su principal ventaja (y según sus detractores la principal desventaja) es su carácter general, la flexibilidad que les permite ser empleados en casi cualquier aplicación. Otras familias de microcontroladores son más eficaces en aplicaciones específicas.

La familia PIC se divide en cuatro gamas, gamas que podemos llamar baja, media, alta y mejorada. Las principales diferencias entre estas gamas radican en el número de instrucciones y su longitud, el número de puertos y funciones, lo cual se refleja en el encapsulado, la complejidad interna y de programación, y en el número de aplicaciones. Gama baja, con encapsulado de 8 pines, tiene como principal característica su reducido tamaño. El formato de sus instrucciones puede ser de 12 bits mientras que los de la gama media y sus instrucciones tienen 14 bits y las gamas alta y mejorada exceden los 16 bits [25].

### **Familias de PICs**

Existen varias familias de PICs a continuación se muestra una lista de los más conocidos y algunas características de los mismos:

- PIC12C508/509 (encapsulamiento reducido de 8 pines, oscilador interno, popular en pequeños diseños como el iPod remote).

## Capítulo I: Fundamentación teórica

---

- PIC16F84 (Considerado obsoleto, pero imposible de descartar y muy popular, memoria de 1K x 14 de tipo Flash, memoria de datos EEPROM de 64 bytes, 13 líneas de E/S con control individual).
- PIC16F84A (actualización del anterior, algunas versiones funcionan a 20 MHz).
- PIC12F629/675 (dispone de un filtro de ruido en /MCLR, reset para detectar e ignorar pulsos pequeños (provocados por ruido en la alimentación, electricidad estática, interferencias, entre otros)).
- PIC16F628 (memoria de programa de 3.5 Kbytes RAM de 224 bytes, memoria de datos EEPROM de 128 bytes, 16 líneas de E/S).
- PIC16F88 (Nuevo sustituto del PIC16F84A con más memoria, oscilador interno, PWM).
- PIC16F87X y PIC16F87XA (Ocho canales de conversión, convierte la señal analógica en un número digital de 10 bits, tensión de referencia seleccionable por software, posibilidad de seguir funcionando cuando el PIC está en modo SLEEP).
- PIC18F2455 (microcontrolador de USB, programa de memoria flash de 24 Kbytes, RAM de 2K x 8, 24 líneas de E/S).
- PIC32 (Nueva gama de PIC de 32 bits).
- PIC10F20X (presenta encapsulados de 6 pines, oscilador interno de 4MHz, memoria de programa de 12 bits y datos de 8 bits, juego de 33 instrucciones).
- PIC12CXXX/12FXXX (Encapsulados de 8 pines, instrucciones de 12 ó 14 bits en memoria de programa, juego de 33 ó 35 instrucciones, disponibles con EEPROM de datos, modelos con módulos de conversión A/D, permiten alimentación a baja tensión de hasta 2,5V).
- PIC16C5X (Encapsulados de 14, 18, 20 y 28 pines, instrucciones de 12 bits, juego de 33 instrucciones, es la familia base de partida de los PIC).
- PIC16CXXX/16FXXX + PIC 14000 (Encapsulados desde 18 hasta 68 pines, instrucciones de 14 bits en memoria de programa, juego de 35 instrucciones, gran variedad de módulos integrados).
- PIC18CXXX/18FXXX (Encapsulados de 18 a 80 pines, memoria de programa de 16 bits, juego de 77 instrucciones (multiplicación)).

### Ventajas:



# Capítulo I: Fundamentación teórica

---

- Buena relación precio/prestaciones.
- Facilidad de desarrollo de aplicaciones basadas en ellos, debido a su repertorio de instrucciones reducido.
- Facilidad de reprogramación, ya que muchos modelos se fabrican con memoria no volátil del tipo FLASH, borrable y programable eléctricamente.
- La existencia de extensa documentación y diversas herramientas de programación de libre distribución, muchas de las cuales son proporcionadas directamente por el fabricante, para llevar a cabo el desarrollo de aplicaciones.
- Su disponibilidad como circuitos normalizados y la existencia de numerosos desarrolladores de sistemas que los utilizan [26].
- Son baratos.

## **Desventajas**

- No ofrecen muchas prestaciones.
- El PIC16F84, uno de los más conocidos, no puede generar un Pulse-Width Modulation (PWM) ni convertir señales analógicas en digitales.
- Se requiere de un programador, éste debe tener conocimientos de lenguajes como ensamblador, c, Niple u otro lenguaje utilizado para programar PICs.

## **Aplicaciones:**

Cada vez existen más productos que incorporan un microcontrolador con el fin de aumentar sustancialmente sus prestaciones, reducir su tamaño y coste, mejorar su fiabilidad y disminuir el consumo.

Los PICs son de los microcontroladores más conocidos y usados actualmente ya que sus aplicaciones varían pues son empleados en multitud de sistemas presentes en nuestra vida diaria, como pueden ser controlando el funcionamiento de los mouses y teclados de las computadoras, impresoras, módems, en los teléfonos, juguetes, en los hornos de microondas y los televisores del hogar, frigoríficos,

## Capítulo I: Fundamentación teórica

---

computadoras, el sistema de arranque de los coches, etc. Y otras aplicaciones más complejas como instrumentación electrónica, control de sistemas en una nave espacial, entre otros.

Algunos fabricantes de microcontroladores superan el millón de unidades de un modelo determinado producidas en una semana. Este dato puede dar una idea de la masiva utilización de estos componentes. Una aplicación típica podría emplear varios microcontroladores para controlar pequeñas partes del sistema. Estos pequeños controladores pueden comunicarse entre ellos y con la ayuda de un procesador central, más potente, compartir la información y coordinar sus acciones, como ocurre ya habitualmente en cualquier PC [27].

### **1.5.2 Programmable Logic Controller (PLC).**

Un Autómata Programable Industrial (API) o Programmable Logic Controller (PLC), es un equipo electrónico, programable en lenguaje no informático, diseñado para controlar en tiempo real y en ambiente de tipo industrial, procesos secuenciales. Un PLC trabaja en base a la información recibida por los captadores y el programa lógico interno, actuando sobre los accionadores de la instalación [28].

Usa una memoria programable para almacenar instrucciones e implementar funciones tales como: lógica, secuenciamiento, temporizaciones, conteo y aritmética, para el control de máquinas y procesos y son diseñados para operar por ingenieros con quizás un conocimiento limitado de computadores y lenguajes de computación.

Un PLC trabaja en base a la información recibida por los captadores y el programa lógico interno, actuando sobre los accionadores de la instalación.

Los PLCs son importantes dispositivos de control industrial basados en tecnología microprocesador. Características del PLC tales como alta generalidad y flexibilidad, fácil de programar y usar, lo hacen ampliamente utilizado en la industria, incluyendo el control de automatización industrial. La tecnología de módulos inteligentes añadidos al PLC tradicional, les da las funcionalidades que no eran capaces de manejar hasta ahora, como son: lectores de código de barra, contadores de alta velocidad, sistema de visión para reconocimiento de patrones (usado en control de calidad), sistemas de control de posición para máquinas Computer Numerical Control (CNC) y robótica. Esto minimiza el esfuerzo necesitado en

## Capítulo I: Fundamentación teórica

---

el programa principal. También existen módulos añadidos de procesamiento, lo cual permite que códigos matemáticos complejos puedan ser escritos en lenguajes de alto nivel como el Basic o el C y enlazados dentro del programa PLC. No es un secreto que los sistemas de automatización se vuelven más complicados.

Esta tendencia surgió de la necesidad de lo que una vez se consideraron funciones avanzadas: facultades para mantenimiento predictivo, manejo inteligente de fallas, algoritmos personalizados de control; que van más allá de la lógica tradicional o control de proceso. Es difícil obtener estas funciones avanzadas a partir de los controladores lógicos programables que históricamente han sido usados para hacer las máquinas inteligentes. Por eso los desarrolladores de máquinas han incrementado el uso de otro tipo de hardware de control para mejorar el manejo de las tareas de alto nivel de las máquinas. La estructura de escaneo de los PLC es excelente para controlar procesos secuenciales. Por supuesto, las máquinas modernas son más complejas y reactivas. Esto necesita una combinación de arquitectura de programación secuencial y reactiva para controlar tales máquinas complejas.

El PLC por sus especiales características de diseño tiene un campo de aplicación muy extenso. La constante evolución del hardware y software amplía constantemente este campo para poder satisfacer las necesidades que se detectan en el espectro de sus posibilidades reales.

Su utilización se da fundamentalmente en aquellas instalaciones en donde es necesario un proceso de maniobra, control, señalización, etc., por tanto, su aplicación abarca desde procesos de fabricación industriales de cualquier tipo a transformaciones industriales, control de instalaciones, entre otros.

Sus reducidas dimensiones, la extremada facilidad de su montaje, la posibilidad de almacenar los programas para su posterior y rápida utilización, la modificación o alteración de los mismos, etc., hace que su eficacia se aprecie fundamentalmente en procesos en que se producen necesidades, tales como espacio reducido, procesos de producción periódicamente cambiantes, procesos secuenciales, maquinaria de procesos variables, instalaciones de procesos complejos y amplios, chequeo de programación centralizada de las partes del proceso.

### **Características de la Tecnología:**

# Capítulo I: Fundamentación teórica

---

- Posee tecnología de banda ancha.
- Velocidades de transmisión de hasta 45 Mbps
- Proceso de instalación sencillo y rápido para el cliente final.
- Enchufe eléctrico (Toma única de alimentación, voz y datos).
- Sin necesidad de obras ni cableado adicional.
- Equipo de conexión (Modem PLC).
- Transmisión simultánea de voz y datos.
- Conexión de datos permanente (activa las 24 horas del día).
- Permite seguir prestando el suministro eléctrico sin ningún problema.

## ¿Cómo funciona PLC?

- PLC utiliza las redes de distribución de electricidad para la transmisión de datos.
- La energía eléctrica llega a los usuarios en forma de corriente alterna de baja frecuencia (50 ó 60 Hz).
- Para PLC se utiliza alta frecuencia (1,6 – 30 MHz) para transportar datos, voz y video.

El término estructura externa o configuración externa de un PLC se refiere al aspecto físico exterior del mismo, bloques o elementos en que está dividido.

Actualmente son tres las estructuras más significativas que existen en el mercado:

Estructura compacta.

Estructura semimodular. (Estructura Americana).

Estructura modular. (Estructura Europea).

### **Estructura compacta**

Este tipo de autómatas se distingue por presentar en un solo bloque todos sus elementos, esto es, fuente de alimentación, CPU, memorias, E/S, etc.

# Capítulo I: Fundamentación teórica

---

Son los autómatas de gama baja o nanoautómatas los que suelen tener una estructura compacta. Su potencia de proceso suele ser muy limitada dedicándose a controlar máquinas muy pequeñas o cuadros de mando.

## **Estructura semimodular**

Se caracteriza por separar las E/S del resto del autómata, de tal forma que en un bloque compacto están reunidas las CPU, memoria de usuario o de programa, fuente de alimentación y separadamente las unidades de E/S.

Son los autómatas de gama media los que suelen tener una estructura semimodular (Americana).

## **Estructura modular**

Su característica principal es que existe un módulo para cada uno de los diferentes elementos que componen el autómata como puede ser una fuente de alimentación, CPU, E/S, entre otros. La sujeción de los mismos se hace por carril DIN, placa perforada o sobre RACK, en donde va alojado el BUS externo de unión de los distintos módulos que lo componen.

Son los autómatas de gama alta los que suelen tener una estructura modular, que permiten una gran flexibilidad en su constitución.

Estructura interna de cada uno de los diferentes elementos que componen el autómata, las funciones y funcionamiento de cada una de ellas:

El autómata está constituido por diferentes elementos, pero tres son los básicos:

- CPU.
- Entradas.
- Salidas.

Con las partes mencionadas podemos decir que tenemos un autómata pero para que sea operativo son necesarios otros elementos tales como:

# Capítulo I: Fundamentación teórica

---

- Fuente de alimentación.
- Interfaces.
- La unidad o consola de programación.
- Los dispositivos periféricos.

## **Ejemplos de aplicaciones generales de los PLC:**

- Maniobra de máquinas.
- Maquinaria industrial de plástico.
- Máquinas transfer.
- Maquinaria de embalajes.

Maniobra de instalaciones:

- Instalación de aire acondicionado, calefacción.
- Instalaciones de seguridad.

Señalización y control:

- Chequeo de programas.
- Señalización del estado de procesos.

## **Ventajas e inconvenientes**

No todos los autómatas ofrecen las mismas ventajas sobre la lógica cableada, esto es debido, principalmente, a la variedad de modelos existentes en el mercado y las innovaciones técnicas que surgen constantemente. Tales consideraciones obligan a referirse a las ventajas que proporciona un autómata de tipo medio.

### **Ventajas:**

- Menor tiempo empleado en la elaboración de proyectos debido a que:
- No es necesario dibujar el esquema de contactos.
- No es necesario simplificar las ecuaciones lógicas, ya que, por lo general la capacidad de almacenamiento del módulo de memoria es lo suficientemente grande.

# Capítulo I: Fundamentación teórica

---

- La lista de materiales queda sensiblemente reducida, y al elaborar el presupuesto correspondiente eliminaremos parte del problema que supone el contar con diferentes proveedores, distintos plazos de entrega.
- Posibilidad de introducir modificaciones sin cambiar el cableado ni añadir aparatos.
- Mínimo espacio de ocupación.
- Menor coste de mano de obra de la instalación.
- Economía de mantenimiento. Además de aumentar la fiabilidad del sistema, al eliminar contactos móviles, los mismos autómatas pueden indicar y detectar averías.
- Posibilidad de gobernar varias máquinas con un mismo autómata.
- Permite mayor versatilidad y libertad de diseño.
- Menor tiempo para la puesta en funcionamiento del proceso al quedar reducido el tiempo cableado.
- Si por alguna razón la máquina queda fuera de servicio, el autónoma sigue siendo útil para otra máquina o sistema de producción.

## **Inconvenientes**

Como inconvenientes se presentan los siguientes:

- Hace falta un programador, lo que obliga a adiestrar a uno de los técnicos en tal sentido, pero hoy en día ese inconveniente está solucionado, porque las universidades ya se encargan de dicho adiestramiento.
- El coste inicial.

## **Funciones básicas de un PLC**

Detección:

- Lectura de la señal de los captadores distribuidos por el sistema de fabricación.

Mando:

# Capítulo I: Fundamentación teórica

---

- Elaborar y enviar las acciones al sistema mediante los accionadores y preaccionadores.

Diálogo hombre máquina:

- Mantener un diálogo con los operarios de producción, obedeciendo sus consignas e informando del estado del proceso.

Programación:

- Para introducir, elaborar y cambiar el programa de aplicación del autómeta. El diálogo de programación debe permitir modificar el programa incluso con el autómeta controlando la máquina.

## **Nuevas Funciones**

### **Redes de comunicación:**

Permiten establecer comunicación con otras partes de control. Las redes industriales permiten la comunicación y el intercambio de datos entre autómetas a tiempo real. En unos cuantos milisegundos pueden enviarse telegramas e intercambiar tablas de memoria compartida.

### **Sistemas de supervisión:**

También los autómetas permiten comunicarse con ordenadores provistos de programas de supervisión industrial. Esta comunicación se realiza por una red industrial o por medio de una simple conexión por el puerto serie del ordenador.

### **Control de procesos continuos:**

Además de dedicarse al control de sistemas de eventos discretos los autómetas llevan incorporadas funciones que permiten el control de procesos continuos. Disponen de módulos de entrada y salida analógicas y la posibilidad de ejecutar reguladores Proporcionales Integrales Derivativos (PID) que están programados en el autómeta.



## **Entradas-Salidas distribuidas:**

Los módulos de entrada/salida no tienen por qué estar en el armario del autómeta. Pueden estar distribuidos por la instalación, se comunican con la unidad central del autómeta mediante un cable de red.

## **Buses de campo:**

Mediante un solo cable de comunicación se pueden conectar al bus captadores y accionadores, reemplazando al cableado tradicional. El autómeta consulta cíclicamente el estado de los captadores y actualiza el estado de los accionadores [29].

### **1.5.3 Graphics Processing Unit (GPU).**

La unidad de procesamiento gráfico o GPU es un procesador dedicado exclusivamente al procesamiento de gráficos, para aligerar la carga de trabajo del procesador central en aplicaciones como los videojuegos y/o aplicaciones 3D interactivas. De esta forma, mientras gran parte de lo relacionado con los gráficos se procesa en la GPU, la CPU puede dedicarse a otro tipo de cálculos (como la inteligencia artificial o los cálculos mecánicos en el caso de los videojuegos).

Una GPU implementa ciertas operaciones gráficas llamadas primitivas optimizadas para el procesamiento gráfico. Una de las primitivas más comunes para el procesamiento gráfico en 3D es el antialiasing, que suaviza los bordes de las figuras para darles un aspecto más realista. Adicionalmente existen primitivas para dibujar rectángulos, triángulos, círculos y arcos. Las GPU actualmente disponen de gran cantidad de primitivas, buscando mayor realismo en los efectos.

Si bien en un computador genérico no es posible reemplazar la CPU por una GPU, hoy en día las GPU son muy potentes y pueden incluso superar la frecuencia de reloj de una CPU antigua (más de 500MHz). Pero la potencia de las GPU y su dramático ritmo de desarrollo reciente se deben a dos factores diferentes. El primer factor es la alta especialización de las GPU, ya que al estar pensadas para desarrollar una sola tarea, es posible dedicar más silicio en su diseño para llevar a cabo esa tarea más

# Capítulo I: Fundamentación teórica

---

eficientemente. Por ejemplo, las GPU actuales están optimizadas para cálculo con valores en coma flotante, predominantes en los gráficos 3D.

Por otro lado, muchas aplicaciones gráficas conllevan un alto grado de paralelismo inherente, al ser sus unidades fundamentales de cálculo (vértices y píxeles) completamente independientes. Por tanto, es una buena estrategia usar la fuerza bruta en las GPU para completar más cálculos en el mismo tiempo. Los modelos actuales de GPU suelen tener una media docena de procesadores de vértices (que ejecutan Vertex Shaders), y hasta dos o tres veces más procesadores de fragmentos o píxeles (que ejecutan Pixel Shaders (O Fragment Shaders)). De este modo, una frecuencia de reloj de unos 600-800MHz (el estándar hoy en día en las GPU de más potencia), muy baja en comparación con lo ofrecido por las CPU (3.8-4 GHz en los modelos más potentes [no necesariamente más eficientes]), se traduce en una potencia de cálculo mucho mayor gracias a su arquitectura en paralelo.

Una de las mayores diferencias con la CPU estriba en su arquitectura. A diferencia del procesador central, que tiene una arquitectura de von Neumann, la GPU se basa en el Modelo Circulante. Este modelo facilita el procesamiento en paralelo, y la gran segmentación que posee la GPU para sus tareas [30].

## **Historia de las GPU como procesadores de cálculo**

Los chips de gráficos empezaron siendo canales de procesamiento de gráficos con funciones fijas. Con el paso de los años, estos chips se fueron haciendo más programables, lo que permitió a NVidia introducir la primera GPU o unidad de procesamiento gráfico del mercado. Entre los años 1999 y 2000, científicos e investigadores de disciplinas como el diagnóstico por imagen o el electromagnetismo empezaron a usar las GPUs para ejecutar aplicaciones de cálculo de propósito general y descubrieron que el enorme rendimiento de la GPU en operaciones de coma flotante producía un extraordinario aumento de la velocidad de ejecución en una gran variedad de aplicaciones científicas. Fue el nacimiento de un nuevo concepto denominado GPGPU o GPU de propósito general.

El problema era que este tipo de procesador tenía que programarse utilizando lenguajes de programación de gráficos como OpenGL y Cg. Los desarrolladores tenían que dar a sus aplicaciones

## Capítulo I: Fundamentación teórica

---

científicas la apariencia de aplicaciones gráficas transformándolas en problemas que dibujasen triángulos y polígonos. Esto limitaba la posibilidad de aprovechar el tremendo rendimiento de las GPUs para usos científicos.

En NVidia se dieron cuenta de las ventajas que supondría poner todo este rendimiento al alcance de la comunidad científica y decidieron invertir en modificar la GPU a fin de hacerla totalmente programable para aplicaciones científicas y añadir soporte para lenguajes de alto nivel como C y C++. El resultado fue la arquitectura Compute Unified Device Architecture (CUDA) para la GPU.

### **Arquitectura paralela y modelo de programación de CUDA**

La arquitectura paralela del hardware de CUDA va acompañada de un modelo de programación compuesto por un conjunto de abstracciones que permiten implementar el paralelismo en el procesamiento de tareas y procesos con diferentes niveles de granularidad. El programador puede expresar ese paralelismo mediante diferentes lenguajes de alto nivel como C, C++ y Fortran, o mediante una interfaz de programación de aplicaciones (API, por sus siglas en inglés) como OpenCL y DirectX-11 Compute.

El primer lenguaje para el que NVidia proporcionó soporte fue C. Existe un conjunto de herramientas de desarrollo de software en C para CUDA que permiten programar la GPU utilizando C con una cantidad mínima de palabras clave o extensiones. El soporte para Fortran, OpenCL y otros lenguajes se introducirá en breve.

El modelo de programación paralela de CUDA ayuda a los programadores a dividir el problema en múltiples subproblemas que pueden resolverse de forma independiente y concurrente. A estos subproblemas se les aplica un ulterior nivel de granularidad, de forma que cada uno de ellos puede resolverse de forma cooperativa mediante múltiples instrucciones ejecutadas también en paralelo.

# Capítulo I: Fundamentación teórica

---

En la actualidad, la arquitectura CUDA de la GPU y su correspondiente modelo de cálculo paralelo se utilizan en más de 100 aplicaciones y cerca de 1000 artículos de investigación [31].

## Arquitectura de la GPU

Una GPU está altamente segmentada, lo que indica que posee gran cantidad de unidades funcionales. Estas unidades funcionales se pueden dividir principalmente en dos: aquellas que procesan vértices, y aquellas que procesan píxeles. Por tanto, se establecen el vértice y el píxel como las principales unidades que maneja la GPU.

Adicionalmente se encuentra la memoria. Esta destaca por su rapidez, y va a desempeñar un papel relevante a la hora de almacenar los resultados intermedios de las operaciones y las texturas que se utilicen. Las tarjetas gráficas utilizan la memoria principalmente para almacenar texturas. Mayor memoria significa poder utilizar texturas de mayor resolución y disfrutar de una imagen de mayor calidad. El estándar actual es de 512 megas. La multiplicación del ancho del bus de datos de la memoria (128, 256, 384 bits) por su velocidad de reloj da una medida importante en el rendimiento de la tarjeta: su ancho de banda (bandwidth).

Inicialmente, a la GPU le llega la información de la CPU en forma de vértices. El primer tratamiento que reciben estos vértices se realiza en el *vertex shader*. Aquí se realizan transformaciones como la rotación o el movimiento de las figuras. Tras esto, se define la parte de estos vértices que se va a ver (clipping), y los vértices se transforman en píxeles mediante el proceso de rasterización. Estas etapas no poseen una carga relevante para la GPU.

Donde sí se encuentra el principal cuello de botella del chip gráfico es en el siguiente paso: el *pixel shader*. Aquí se realizan las transformaciones referentes a los píxeles, tales como la aplicación de texturas. Cuando se ha realizado todo esto, y antes de almacenar los píxeles en la caché, se aplican algunos efectos como el antialiasing, blending y el efecto niebla.

Otras unidades funcionales llamadas ROP toman la información guardada en la caché y preparan los píxeles para su visualización. También pueden encargarse de aplicar algunos efectos. Tras esto, se almacena la salida en el frame buffer. Ahora hay dos opciones: o tomar directamente estos píxeles para

# Capítulo I: Fundamentación teórica

---

su representación en un monitor digital, o generar una señal analógica a partir de ellos, para monitores analógicos. Si es este último caso, han de pasar por un DAC, Digital-Analog Converter, para ser finalmente mostrados en pantalla.

## Programación de la GPU

Al inicio, la programación de la GPU se realizaba con llamadas a servicios de interrupción de la BIOS. Tras esto, la programación de la GPU se empezó a hacer en el lenguaje ensamblador específico a cada modelo. Posteriormente, se situó un nivel más entre el hardware y el software, diseñando las API (Application Program Interface), que proporcionaban un lenguaje más homogéneo para los modelos existentes en el mercado. Tras el desarrollo de APIs, se decidió crear un lenguaje más natural y cercano al programador, es decir, desarrollar un lenguaje de alto nivel para gráficos. Por ello, de OpenGL y DirectX surgieron estas propuestas. El lenguaje estándar de alto nivel, asociado a la biblioteca OpenGL es el "OpenGL Shading Language", GLSL, implementado en principio por todos los fabricantes. La empresa NVidia creó un lenguaje propietario llamado Cg (del inglés, "C for graphics"), con mejores resultados que GLSL en las pruebas de eficiencia. En colaboración con NVidia, Microsoft desarrolló su "High Level Shading Language", HLSL, prácticamente idéntico a Cg, pero con ciertas incompatibilidades menores.

Se intenta aprovechar la gran potencia de cálculo de las GPU para aplicaciones no relacionadas con los gráficos, en lo que desde recientemente se viene a llamar GPGPU, o GPU de propósito general (General Purpose GPU) [32].

## Ventajas

- Son programables.
- Pueden ser programadas para ejecutar operaciones aritméticas.
- Gran poder de cálculo.
- Su diseño especializado permite procesar tareas gráficas en tiempos más breves que una CPU.

## Desventajas

## Capítulo I: Fundamentación teórica

---

- Requiere de un programador.
- Presentan algunas limitaciones que impiden implementar cierto tipo de algoritmos que requieren operaciones de escritura a memoria de acceso aleatorio, también conocidas como operaciones de dispersión (scattering operations).

### Aplicaciones

Las GPUs son utilizadas en aplicaciones visuales y de cómputo, en el mejoramiento de videos e imágenes, en tecnologías para descubrimientos científicos, interfaces 3D, entre otras. Son usadas en estaciones de trabajo, computadoras personales, consolas de juegos y dispositivos móviles, entre otros. El equipo de investigación de NVidia ha desarrollado varias aplicaciones para la GPU en la plataforma Windows HPC Server 2008, entre ellas, una de trazado de rayos que puede utilizarse para modelar automóviles con realismo fotográfico.

“La combinación de las GPU y la plataforma Windows ha reportado grandes ventajas a nuestra comunidad de científicos de dinámica molecular visual, ya que pone al alcance de miles de personas capacidades avanzadas de análisis y visualización de las moléculas”, explica John Stone, programador de investigación senior de la Universidad de Illinois Urbana-Champaign, que continúa diciendo: “A medida que aumenten las estructuras biomoleculares que estudiamos, las GPU irán cobrando mayor importancia dado que proporcionan aún más potencia de cálculo para resolver lo que serán problemas computacionales altamente paralelizables” [33].

#### 1.5.4 NVidia.

NVidia es una empresa multinacional especializada en el desarrollo de unidades de procesamiento gráfico y tecnologías de circuitos integrados para estaciones de trabajo, ordenadores personales y dispositivos móviles. Esta compañía se ha convertido en uno de los principales proveedores de circuitos integrados (CI), como unidades de procesamiento gráfico y conjuntos de chips usados en tarjetas de gráficos en videoconsolas y placas base de computadora personal.

Nvidia produce notables productos incluyendo la serie GeForce para videojuegos.

## Capítulo I: Fundamentación teórica

---

A continuación se listan algunas tarjetas con el chip NVidia GeForce 7800 GT:

- NV1
- RIVA 128, RIVA 128ZX
- VANTA LT, RIVA TNT, RIVA TNT 2

A partir de la serie GeForce, la cual fue creada especialmente para dispositivos móviles asistidos digitales personales (PDAs, por sus siglas en inglés), Smartphone y teléfonos móviles, los chipsets se ocupan prácticamente de todo el proceso gráfico, constituyendo lo que NVidia nombró GPU (Graphic Processing Unit - Unidad de proceso gráfico). La mayoría de las tarjetas NVidia fabricadas en los últimos años cuentan con la opción "TV Out" (Salida de TV) que permite visualizar en una TV convencional lo que se mostraría en nuestro monitor. Las tarjetas 8800 GTX (500 euros) y Ultra (600 euros) de NVidia son, con enorme diferencia, las tarjetas gráficas más potentes del momento [34].

### **Ventajas de las tarjetas NVidia**

- La función de filtrado y mezcla de texturas de 64 bits implementada por NVidia establece un nuevo estándar de nitidez y calidad de las imágenes gracias a un considerable incremento de la capacidad de cálculo en coma flotante para operaciones de sombreado, filtrado, texturizado y mezcla.
- Presentan un procesador de video integrado en el chip.
- La Tecnología Digital Vibrance Control 3.0 de NVidia permite al usuario ajustar el color digitalmente para compensar las deficiencias de luz del espacio de trabajo y conseguir así colores más vivos y luminosos bajo cualquier condición de iluminación.
- Las nuevas tarjetas NVidia presentan una arquitectura superescalar de 16 canales de procesamiento proporcionando ocho veces más capacidad de sombreado que la generación anterior, lo que significa un rendimiento insuperable en los juegos.
- Los Controladores UDA (Unified Driver Architecture) de NVidia ofrecen garantía de compatibilidad, fiabilidad y estabilidad para la más amplia gama de juegos y aplicaciones.
- Las GPU NVidia están preparadas para conectar varias pantallas, tecnología avanzada diseñada para ofrecer máxima flexibilidad de visualización y control en varios monitores.

## Capítulo I: Fundamentación teórica

---

- Precisión de 128 bits en las operaciones de cálculo. La precisión de 128 bits durante todo el canal de renderizado garantiza la mejor calidad de imagen incluso en las aplicaciones más complejas porque elimina los defectos provocados por la falta de precisión.
- Soporte completo de Moving Picture Experts Group (MPEG).
- Soporte de conexión de interfaz visual digital (DVI, por sus siglas en inglés) de doble enlace. Permite conectar las pantallas planas de mayor tamaño y resolución del mercado.
- Escalado y filtrado de vídeo. Tecnología de escalado y filtrado de alta calidad que mejora la reproducción de vídeo en ventanas de cualquier tamaño, incluidas las pantallas de TV de alta definición.
- Garantizan el mejor nivel de rendimiento y compatibilidad para todas las aplicaciones DirectX 9.
- Garantizan el mejor nivel de rendimiento y compatibilidad para todas las aplicaciones OpenGL.
- Codificador de TV integrado. Inmejorables funciones de salida a TV con una resolución máxima de 1024 x 768.
- Soporte de PCI Express. PCI Express es una nueva arquitectura de bus desarrollada por Intel que duplica el ancho de banda del bus AGP 8X en el PC y da como resultado una velocidad superior a 4 GB por segundo en las transferencias de datos en ambas direcciones. Tecnología incorporada a las GPU GeForce PCX y en algunas versiones de las GPU GeForce 6800.
- Alto rendimiento.
- Procesador de vídeo programable y adaptable.
- Suavizan la reproducción de vídeo y DVD en las pantallas progresivas para proporcionar en el PC imágenes claras y nítidas, equiparables a las de los mejores sistemas de cine en casa.
- Decodificación MPEG-2 de alta definición acelerada por hardware. Excelente reproducción de vídeo MPEG-2 con mínimo uso de la CPU a fin de dejar libre el PC para otras tareas. Mayor duración de la batería al visualizar los DVD en los portátiles. MPEG-2 es el formato estándar para DVD, se acepta como formato de DVD de alta definición y también se utiliza para las transmisiones de vídeo en alta definición en TV.
- Grabación de vídeo de alta calidad en tiempo real. Toda la funcionalidad de la grabación de vídeo digital sin pérdida de datos. PureVideo conserva el detalle de las imágenes durante la



## Capítulo I: Fundamentación teórica

---

grabación de vídeo al tiempo que utiliza una mínima cantidad de espacio en el disco para almacenar la información.

- Tecnología NVidia PureVideo. La combinación del procesador de vídeo de alta definición integrado en las GPU de la serie GeForce 6 y el software de decodificación de vídeo de NVidia proporciona vídeo de alta definición, una excepcional claridad de imagen, fluidez de frames, color de alta precisión y ampliación/reducción de imágenes adaptada a cualquier tamaño de pantalla para convertir el PC en un sistema de cine en casa de gama alta [35].

### **Desventajas**

- Rendimiento algo pobre con algunas aplicaciones.
- Precio demasiado alto.
- Se requiere de un programador.

### **Aplicaciones**

Las tarjetas NVidia tienen múltiples aplicaciones en las tecnologías modernas, por ejemplo la tarjeta Quadro SDI Output es la solución ideal para los profesionales de televisión digital que usan diversas aplicaciones como escenarios virtuales, transmisiones deportivas y sistemas de pronóstico del tiempo con el fin de componer grabación de vídeo en vivo sobre fondos virtuales y enviar el resultado al vídeo en vivo para la transmisión televisiva. La tarjeta Quadro SDI Output también les permite a los profesionales de producción, post producción y acabado de películas visualizar previamente los resultados de la composición en 3D, de la edición y de la nivelación de colores en tiempo real en monitores de televisión de alta definición (HD).

Además, pueden ser usadas para incrementar de forma espectacular el rendimiento de los juegos de PC de gran popularidad. El uso de estas tarjetas ha creado un avance fundamental en el camino hacia el realismo cinematográfico, proporcionando efectos especiales más complejos y espectaculares. La arquitectura de sombreadores de última generación proporciona más rapidez y uniformidad durante la ejecución de los juegos.

La Tecnología NVidia UltraShadow II mejora el rendimiento de juegos de última generación como Doom III de id Software, que incorporan escenas complejas con múltiples fuentes de luz y objetos. Esta

## Capítulo I: Fundamentación teórica

---

segunda generación proporciona cuatro veces más capacidad de procesamiento de sombras que la generación anterior.

La Tecnología NVidia Intellisample 3.0 proporciona la mejor calidad de antialiasing para renderizar imágenes ultrarrealistas sin bordes dentados y a velocidades de impresión. Proporciona nuevos niveles de calidad de visualización gracias a un nuevo patrón de muestreo con cuadrícula rotada.

El uso de las tarjetas NVidia garantiza transmisiones de video más uniformes y juegos más rápidos y dinámicos, permite manejar modelos más complejos y texturas más elaboradas para crear entornos de gran realismo y riqueza de detalles [35].

### 1.5.5 Field Programmable Gate Array (FPGA)

Los FPGA son dispositivos lógicos de propósito general programable por los usuarios, compuesto de bloques lógicos comunicados por conexiones programables. El tamaño, estructura, número de bloques, la cantidad e interacción de las conexiones varían en las distintas arquitecturas. Contienen bloques de lógica cuya interconexión y funcionalidad se pueden configurar. La lógica programable puede reproducir desde funciones tan sencillas como una puerta lógica, hasta complejos sistemas on-chip. Las FPGAs se utilizan en aplicaciones similares a los circuitos integrados para aplicaciones específicas (ASIC, por sus siglas en inglés), sin embargo, son más lentas, tienen un mayor consumo y no pueden abarcar sistemas tan complejos como ellos. A pesar de esto, las FPGAs tienen las ventajas de ser reprogramables, lo que añade una enorme flexibilidad al flujo de diseño, sus costes de desarrollo y adquisición son mucho menores para pequeñas cantidades de dispositivos al igual que su tiempo de desarrollo.

Un error común es confundir una FPGA con un micro-controlador, pensar que ambos hacen lo mismo, pero no es así, hay que tener en cuenta que con la FPGA se puede hacer un diseño puramente hardware integrado en un chip y no depender de ninguna arquitectura específica como pasaría con un micro-controlador o dispositivos similares, y precisamente esta es su potencia, podemos pensar que una FPGA es un folio en blanco con "huecos" para que insertar exclusivamente lo que hace falta [36].

# Capítulo I: Fundamentación teórica

---

## **Estructura:**

Arreglo bidimensional de bloques lógicos rodeados por conexiones configurables. Una familia contiene idénticos bloques lógicos y conexiones, pero difieren en el tamaño del arreglo.

## **Tecnología de programación:**

Se programa por la carga de celdas de memoria de configuración, que controlan la lógica e interconexiones.

## **Características:**

Volatilidad, no volatilidad, memoria externa, reprogramabilidad, proceso de fabricación estándar y bajo consumo.

## **Tipos de FPGAs**

**Por fabricantes:** Actel, Altera, Atmel, Chip Express, Clear Logia, Cypress, DynaChip, Fast Analog Solutions, Gatefield, HammerCores, Lattice, Lucent Technologies, Motorota, Orbit, QuickLogic, QuickTurn, Vantis, Xilinx, entre otros.

## **Por la tecnología de la memoria de programación:**

**Volátiles:** Basadas en RAM. Su programación se pierde al quitar la alimentación. Requieren una memoria externa no volátil para configurarlas al arrancar (antes o durante el reset).

**No Volátiles:** Basadas en ROM.

**Reprogramables:** Basadas en EPROM (Erasable-Programmable-ROM) o flash. Se borran y se pueden volver a programar (alrededor de unos 10.000 ciclos).

**No Reprogramables:** Basados en fusibles. Solo se pueden programar una vez. No aptas para laboratorios pero sí para el espacio.

# Capítulo I: Fundamentación teórica

---

**Por su tamaño y estructura:** PIDs (Programmable-Logic-Device) presentan hasta 2.5 kpuertas, CPLDs (Complex PIDs) hasta 15 kpuertas, FPGAs hasta 4 Mpuertas.

## Costos de algunas FPGAs

Los costos de los FPGAs pueden variar entre 1 y 8000 dólares.

- Spartan 2000 compuertas 1 dólar
- Spartan 40.000 compuertas 20 dólares
- Virtex 300.000 compuertas 300 dólares
- Virtex II Pro 8 millones de compuertas 8000 dólares.

## Ventajas

- Bajo costo de las herramientas.
- Verificación efectiva del diseño mediante simuladores o en el chip.
- Ventajas de ser un producto de fabricación estándar.
- Ventajas del ciclo de vida de una aplicación.
- La densidad de integración crece bastante (hasta 4 millones de puertas).
- Fácil en la reconfiguración.
- Suficientemente flexibles para acomodar varias tareas.
- Es posible el tiempo real.
- Hardware personalizado.

## Desventajas

- Tamaño y costo del chip.
- No pueden competir en velocidades máximas ni en consumo, pero muchas aplicaciones no son críticas en este aspecto [37].
- Se requiere de un programador. Este debe tener conocimientos sobre Very High Speed Integrated Circuit (VHDL), Advanced Boolean Equation Language (ABEL), Common UNIX Programming Library (CUPL), u otro lenguaje de descripción de hardware (HDL, por sus siglas en inglés).

## Aplicaciones

- En cualquier sistema que requiera de un componente digital.
- Intervienen en diseños en los que se involucran otros componentes digitales:
  - Microprocesadores.
  - Memorias.
  - Microcontroladores.
- Los FPGAS pueden ser utilizados para la Implementación de algoritmos para resolver problemas clásicos como:
  - Algoritmo genético para la solución del problema del agente viajero.
  - Algoritmo neuronal que calcula el tamaño del ciclo más largo en un grafo G.
  - Redes neuronales para reconocimiento de caracteres en escritura manual.
- Compresión de video.
- Detección de movimiento.
- Criptografía.
- Algoritmos DES, AES, curvas elípticas.
- Compresión de datos.
- Compresor/descompresor.
- CPUs, Coprocesadores aritméticos.
- Procesamiento de imágenes, convolución (Bordes, Negativo, Filtrado, entre otros), rotación, redimensionamiento y traslación (procesamiento al vuelo), algoritmos de reconstrucción 3-D.
- Sistemas de Visión, procesamiento de imágenes sucesivas en tiempo real, reconocimiento de objetos en la imagen, trackeo, flujo óptico.
- Aplicación en comunicaciones, routers, módems, en redes inalámbricas, tarjetas NIC, puntos de acceso, bridges o puentes.

Los FPGAs también son usados en sistemas de procesamiento de satélites espaciales. Por ejemplo el satélite FedSat: Incorpora un FPGA que es reconfigurado desde la tierra para ejecutar diferentes funciones y aplicaciones, en Reproductores MP3, DVD, impresoras, fax, fotocopiadoras digitales, tarjetas de expansión de PCs, juegos de video entre otras [38].

## 1.6 Conclusiones

Internet es una poderosa herramienta que permite a millones de usuarios tener acceso a toda clase de información, como medicina, informática, pornografía, pedofilia, etc. Para evitar que todo tipo de usuario tenga al alcance todo tipo de información se han creado filtros, los cuales mediante el análisis del texto y las imágenes publicadas, clasifican el documento o sitio Web, permitiendo al usuario acceder o no al mismo. Analizar una imagen digital es un proceso que requiere tanto de un software como de un hardware especializado o con características que le permitan realizar este proceso.

A continuación se presentan algunos aspectos importantes definidos en el presente capítulo:

- Se estudiaron conceptos importantes dentro del procesamiento de imágenes como la segmentación.
- Se realizó un análisis de los algoritmos que son utilizados para la categorización de documentos HTML, destacando las Redes Neuronales Artificiales, específicamente las MLP, las cuales constituyen uno de los algoritmos a implementar dentro de los módulos de MOCIC.
- PIC, PLC, GPU, Tarjetas NVidia y FPGAs conforman el grupo de dispositivos de hardware analizados en este capítulo.

## Capítulo II: Propuesta de Hardware Especializado para el procesamiento de imágenes digitales en MOCIC

---

### Capítulo 2 Propuesta de Hardware Especializado para el procesamiento de imágenes digitales en MOCIC.

#### 2.1 Introducción.

En este capítulo se realiza un análisis de la Arquitectura y los Módulos de Procesamiento de Imagen que conforman MOCIC, se dan a conocer las condiciones o capacidades que debe cumplir el hardware que requiere el proyecto para contribuir a la eficiencia del procesamiento de las imágenes, de acuerdo con estas se establecerá una propuesta de hardware que agilizará la clasificación de los documentos HTML.

#### 2.2 Arquitectura de MOCIC.

El Motor de Categorización Inteligente por Contenidos tiene como funcionalidad principal, recibir información digitalizada para su clasificación en categorías preestablecidas.

Para que MOCIC clasifique correctamente precisa de mecanismos de decisión eficaces, que se incluirán en un módulo que será el encargado de categorizar los contenidos a partir de la respuesta de los módulos de clasificación y formará parte de la arquitectura de MOCIC, que se describe a continuación.

## Capítulo II: Propuesta de Hardware Especializado para el procesamiento de imágenes digitales en MOCIC

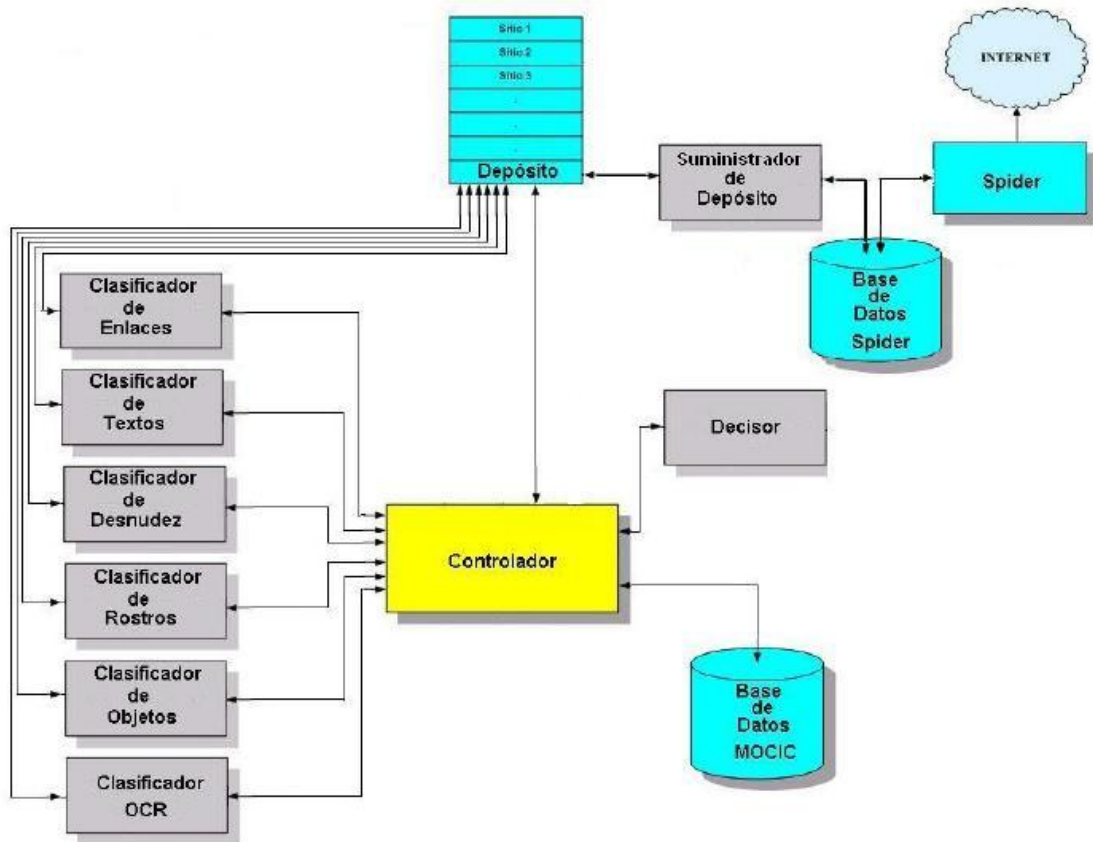


Figura 1: Diagrama en bloques de la Arquitectura de MOCIC.

### 2.3 Módulos de Procesamiento de Imágenes de MOCIC.

#### Módulo-Clasificador de Rostro

Este módulo tiene como función recibir a través de la consulta de un fichero de solicitudes, un mensaje proveniente del MOD-Controlador el cual indica la clasificación de las imágenes de un documento HTML. Para clasificarlo accederá al directorio de localización del documento HTML, cargará el directorio de sus imágenes y le realizará un procesamiento para determinar el número de rostros de personas encontrados en cada imagen.



## Capítulo II: Propuesta de Hardware Especializado para el procesamiento de imágenes digitales en MOCIC

---

Seguidamente se elabora un mensaje que se colocará en un fichero de respuestas.

### **Módulo-Clasificador de Desnudez**

Este módulo tiene como función recibir a través de la consulta de un fichero de solicitudes, un mensaje proveniente del MOD-Controlador, el cual indica la clasificación de las imágenes de un documento HTML. Para clasificarlo accederá al directorio de localización del documento HTML, cargará el directorio de sus imágenes y le realizará un procesamiento para determinar por cada imagen la existencia o no de desnudez (presencia de piel humana).

Seguidamente se elabora un mensaje que se colocará en un fichero de respuestas.

### **Módulo-Clasificador de Objetos**

Este módulo tiene como función recibir a través de la consulta de un fichero de solicitudes, un mensaje proveniente del MOD-Controlador, el cual indica la clasificación de las imágenes de un documento HTML. Para clasificarlo accederá al directorio de localización del documento HTML, cargará el directorio de sus imágenes y le realizará un procesamiento para determinar por cada imagen el número de símbolos encontrados de cada categoría (Ciencias, Computadoras, Deporte, Juegos, Pornografía, Violencia, Sustancias dañinas, Salud).

Seguidamente se elabora un mensaje que se colocará en un fichero de respuestas.

### **Módulo-Reconocimiento Óptico de Caracteres**

Este módulo tiene como función recibir a través de la consulta de un fichero de solicitudes, un mensaje proveniente del MOD-Controlador, el cual indica la clasificación de las imágenes de un documento HTML. Para clasificarlo accederá al directorio de localización del documento HTML, cargará el directorio de sus imágenes y le realizará un procesamiento para extraer por cada imagen todo el texto asociado y elaborar un único fichero de texto a partir del cual, y utilizando los mismos algoritmos del clasificador de textos determinará las categorías de contenido (Ciencias, Computadoras, Deporte, Juegos, Pornografía, Violencia, Sustancias dañinas, Salud) asociadas al documento HTML, elaborando un mensaje que colocará en un fichero de respuestas.

## Capítulo II: Propuesta de Hardware Especializado para el procesamiento de imágenes digitales en MOCIC

---

Otros módulos muy importantes dentro del proyecto que permiten dar una clasificación final al documento HTML son:

### **Módulo-Decisor**

Este módulo tiene como función recibir por parte del MOD-Controlador, toda la información proveniente de los módulos clasificadores y devolverle la categoría más probable a la que pertenece el documento HTML, en caso que éste se haya podido clasificar y además si se categorizó faltándole elementos o si no se pudo categorizar.

### **Módulo-Almacenamiento (base de datos MOCIC)**

Este módulo tiene como función recibir a través de la consulta de un fichero de solicitudes, un mensaje proveniente del MOD-Controlador, el cual indica el almacenamiento en la base de datos MOCIC de la clasificación final de un documento HTML (generada por el MOD-Decisor) y asociada a una o varias categorías (ciencias, computadoras, deporte, juegos, pornografía, violencia, sustancias dañinas, salud). Almacenará además para el documento HTML todos aquellos datos necesarios para una verificación o seguimiento de la clasificación realizada. Finalmente, elabora un mensaje que colocará en un fichero de respuestas. Este mensaje será posteriormente utilizado por el MOD-Controlador, para renombrar a Clasificado o Pendiente el directorio del documento HTML en el depósito.

### **Depósito**

Bloque que identifica al lugar donde es almacenado el contenido que va a ser clasificado. En este caso, no es más que un directorio con una determinada estructura, que funcionará como una cola del tipo First In First Out (FIFO), en relación con el mecanismo de prioridad del análisis. Contendrá por cada URL un directorio y este a su vez incluirá el fichero .html, el directorio de las imágenes y un fichero con los enlaces asociados, indicando en la primera línea del fichero, el nombre de la propia URL.

### **Suministrador de depósito**

Se encargará de consultar de manera recurrente la base de datos del Spider para el llenado del depósito de URL cumpliendo con la estructura de directorios y ficheros anteriormente descritos.

## Capítulo II: Propuesta de Hardware Especializado para el procesamiento de imágenes digitales en MOCIC

---

### **Spider**

Este bloque no forma parte del MOCIC, pero sí interactúa con él. Es el encargado, para el caso del análisis de contenido Web, de recuperar información y reestructurarla en una base de datos propia, utilizada para añadir las URL al Depósito para su posterior análisis.

### **Módulo-Controlador**

Controla y sincroniza todo el funcionamiento del motor. Posee un fichero de configuración central en el cual se puede:

- Especificar la forma de trabajo (OFF-LINE/ON-LINE).
- Activar o desactivar Módulos.
- Configuración general de los módulos (forma de comunicación con los restantes módulos, localización de ficheros de configuración específico, localización de directorio Depósito).
- Posee una interfaz Web para la configuración de los módulos activos y para el monitoreo del funcionamiento de los mismos.

## **2.4 Propuesta de Hardware para MOCIC.**

El proyecto MOCIC de la Universidad de las Ciencias Informáticas, actualmente en desarrollo, consta básicamente de cuatro módulos procesadores de imágenes; algunos de éstos no implementados todavía, como es el caso del módulo reconocimiento óptico de caracteres, por otra parte, los de clasificación de rostro, desnudez y objetos están en proceso de evolución.

Las imágenes provenientes de Internet pueden alcanzar diversas medidas, las que serán procesadas poseen un tamaño mayor a los 30 píxeles, ya que las de menor talla corresponden a íconos, botones y otros elementos que conforman una página Web. MOCIC propone redimensionar aquellas de gran tamaño a una talla cuadrada (1000 x 1000 píxeles) para acelerar el procesamiento de las mismas.

## Capítulo II: Propuesta de Hardware Especializado para el procesamiento de imágenes digitales en MOCIC

---

Cuando una imagen es redimensionada pierde información o se distorsiona, por lo que se debe realizar un estudio para determinar las dimensiones a las que deben ser reducidas. Este proceso de redimensión, conjuntamente con otras especificaciones propias de cada uno de los módulos de MOCIC, contribuirá a disminuir el tiempo de procesamiento con que son analizadas y categorizadas las imágenes.

La siguiente tabla muestra la velocidad actual a la que son procesadas las imágenes dentro de MOCIC.

<b>Módulo</b>	<b>Cantidad de imágenes</b>	<b>Velocidad de procesamiento (imágenes x segundo)</b>
Clasificador de Rostro	100	3
Clasificador de Desnudez	100	2
Clasificador de Objetos	571	4
Reconocimiento Óptico de Caracteres	-	-

Estos módulos funcionarán como procesos independientes, por lo que en cada uno de ellos se implementará un algoritmo diferente. Para el caso del detector de desnudez, se utilizará una Red Neuronal Artificial, para el clasificador de objetos el algoritmo KeyPoint, el cual se encuentra implementado en la biblioteca Open Computer Vision (Open CV) y mediante el algoritmo Cascade of Boosted Classifiers Working with Haar-Like Features será implementado el módulo clasificador de rostro. Éste se encuentra en etapa de perfeccionamiento, se le quiere agregar además, la funcionalidad de detectar los rostros por el color de la piel humana, que en conjunto con otros parámetros contribuirá a la efectividad del proceso de clasificación de rostros.

Para un funcionamiento eficiente de MOCIC se hace necesaria la implementación de un hardware programable que permita agilizar el procesamiento de imágenes digitales dentro del proyecto. Los sistemas de procesamiento de propósito general, como su nombre lo indica, son utilizados en múltiples y variadas aplicaciones digitales, éstos al igual que los FPGAs constituyen tecnologías avanzadas en el procesamiento de imágenes.

## Capítulo II: Propuesta de Hardware Especializado para el procesamiento de imágenes digitales en MOCIC

---

A continuación se establecen algunos criterios de selección entre estos dispositivos, para determinar el hardware necesario que optimizará el funcionamiento de MOCIC.

### **Frecuencia:**

Sistemas procesamiento de propósito general: Hasta 3.6 Ghz.

FPGA: Hasta 100 Mhz.

### **Cantidad de memoria RAM:**

Sistemas procesamiento de propósito general: Hasta 4Gb.

FPGA: 4Mb.

### **Modelo de procesamiento:**

Sistemas procesamiento de propósito general: Implementación secuencial.

FPGA: Posible implementación en paralelo.

Un FPGA posee una gran ventaja en comparación con los sistemas procesamiento de propósito general, se basa principalmente, en su capacidad de procesamiento paralelo, la cual brinda mayor velocidad a un menor costo de capacidad y tiempo de programación. Un FPGA constituirá la opción más atractiva para MOCIC, ya que estos dispositivos también son capaces de implementar una Red Neuronal Artificial, son usados en sistemas de visión, procesamiento de imágenes sucesivas en tiempo real, reconocimiento de objetos en la imagen, entre otros. Las FPGAs implican implementación hardware y con ello paralelismo y alta capacidad de procesamiento digital, proporcionan reconfigurabilidad y, en consecuencia, flexibilidad y rapidez de prototipado. Además, esta flexibilidad les permite implementar no sólo coprocesadores de propósito específico, sino también interfaces, controladores, lógica de inter-conexión e incluso microprocesadores, posibilitando un codiseño hardware/software eficiente.

El diseño de sistemas sobre FPGA, está convirtiéndose en la tecnología preferida para la materialización de multitud de aplicaciones donde el coste, el rendimiento, la miniaturización y el “time-to-market” son las claves del éxito.

### **Principales empresas productoras de FPGAs**

## Capítulo II: Propuesta de Hardware Especializado para el procesamiento de imágenes digitales en MOCIC

---

### **Xilinx**

Entre las principales series de FPGA de Xilinx tenemos:

**Series Virtex:** Se pueden emplear los dispositivos de esta serie para reemplazar ASICs en muchas aplicaciones, incluyendo redes alámbricas e inalámbricas, telecomunicaciones, almacenamiento, servidores, computación, video, imagen, médico, industrial y de defensa. Dentro de esta serie tenemos las familias de FPGA Virtex-6, Virtex-5, Virtex-4, Virtex-II Pro, Virtex-II, y Virtex-E.

**Series Spartan:** Presentan hasta 5 millones de compuertas y hasta 784 puertos de entrada/salida y 344 pares de E/S diferencial. Ideales para diseños que requieren FPGA de bajo costo para aplicaciones de procesamiento digital de señales tales como radio militar, cámaras de supervisión o vigilancia, imágenes médicas. Muy útil para aplicaciones donde se requiere de una alta densidad lógica. Dentro de esta serie tenemos las familias de FPGA Spartan-6, Spartan-3A DSP, Spartan-3AN, Spartan-3A, Spartan-3E, Spartan-3, Spartan-IIE, Spartan-II, Spartan/XL. Cada familia tiene un área de aplicación específica como procesamiento digital de señales, memoria no volátil, entre otros.

### **Altera**

**Serie Cyclone:** Poseen hasta 120 mil elementos lógicos y hasta 535 pines de E/S. Dentro de esta serie tenemos las familias de FPGA Cyclone III, Cyclone II y Cyclone. El dispositivo Cyclone III posee 4Mbits de memoria embebida dedicada a circuitería de interfaz de memoria externa, phase-locked loop (PLLs) y capacidades de E/S diferencial de alta velocidad. Los dispositivos de esta serie son de baja potencia, alta funcionalidad y bajo costo, y además se pueden utilizar en aplicaciones tales como: automotriz, despliegue y procesamiento de imágenes, video, e inalámbrico.

**Serie Stratix:** Poseen hasta 79 mil compuertas, 1200 pines de E/S, 7 Mbits de memoria RAM, 22 bloques de DSP, 176 multiplexores embebidos, optimizados para aplicaciones complejas que requieren alto flujo de datos, interfaces de comunicaciones de alta velocidad. Ofrece una solución de administración de reloj completa con una estructura de reloj jerárquica y hasta 18 PLLs. Los dispositivos de esta serie ofrecen funcionalidad dedicada para administración del reloj y para aplicaciones con un procesador digital de señales (DSP, por sus siglas en inglés), además de soportar estándares de E/S en modo single-ended y

## Capítulo II: Propuesta de Hardware Especializado para el procesamiento de imágenes digitales en MOCIC

---

diferencial, permite actualizaciones remotas vía una comunicación de red, utiliza la tecnología on-chip-termination que mejora la calidad de la señal de salida. Son ampliamente utilizadas en aplicaciones aeroespaciales y militares donde se requiere un amplio rango de temperatura de operación. Dentro de esta serie tenemos las familias de FPGA Stratix III, Stratix II GX y Stratix II.

### **Actel**

Serie Fusion: poseen una circuitería de señal mixta con hasta 1.5 millones de compuertas. Ofrecen una serie de características que permiten implementar funciones atractivas como manejo de potencia, generadores de reloj, controladores de motores y cargadores de batería inteligentes, además de las aplicaciones típicas de las FPGAs. Estos dispositivos integran un convertidor analógico-digital de aproximaciones sucesivas de 12 bits, con velocidades de muestreo de hasta 600,000 muestras por segundo, así como memoria flash embebida (hasta 1Mbyte), entre otras funciones.

Serie ACT 1: poseen hasta 2000 arreglos de compuertas con 69 puertos de entrada/salida, hasta 273 flip-flops, velocidades de datos de hasta 75 MHz, la tecnología de programación que emplean es antifusible, ofrece un sistema de diseño que da capacidades de prueba y diagnóstico sobre el chip, provee de una distribución eficiente del reloj. Los puertos de E/S son programables por el usuario y son capaces de manejar niveles transistor-transistor logic (TTL) y complementary metal-oxide-semiconductor (CMOS).

Serie ACT 2: poseen hasta 8000 arreglos de compuertas con 69 puertos de E/S, hasta 998 flip-flops con 1232 módulos lógicos programables, velocidades de datos de hasta 75 MHz.

Serie Accelerator: posee hasta 10 mil arreglos de compuertas con 228 pines de E/S programables, hasta 1153 flip-flops dedicados. Los dispositivos contienen cuatro redes de distribución de reloj, incluyendo un arreglo dedicado y relojes entrada/salida, soportando diseños asíncronos y síncronos. Dentro de esta serie tenemos la familia ACT 3.

Serie Integrator: poseen hasta 40 mil compuertas lógicas con 288 pines de E/S programables por el usuario. El amplio número de elementos de almacenamiento puede direccionar eficientemente

## Capítulo II: Propuesta de Hardware Especializado para el procesamiento de imágenes digitales en MOCIC

aplicaciones con requerimientos de manipulación de amplias trayectorias de datos, tales como telecomunicaciones, redes y DSP [39].

A continuación se muestra una gráfica de las cuotas de mercado por años de las empresas productoras de FPGAs.

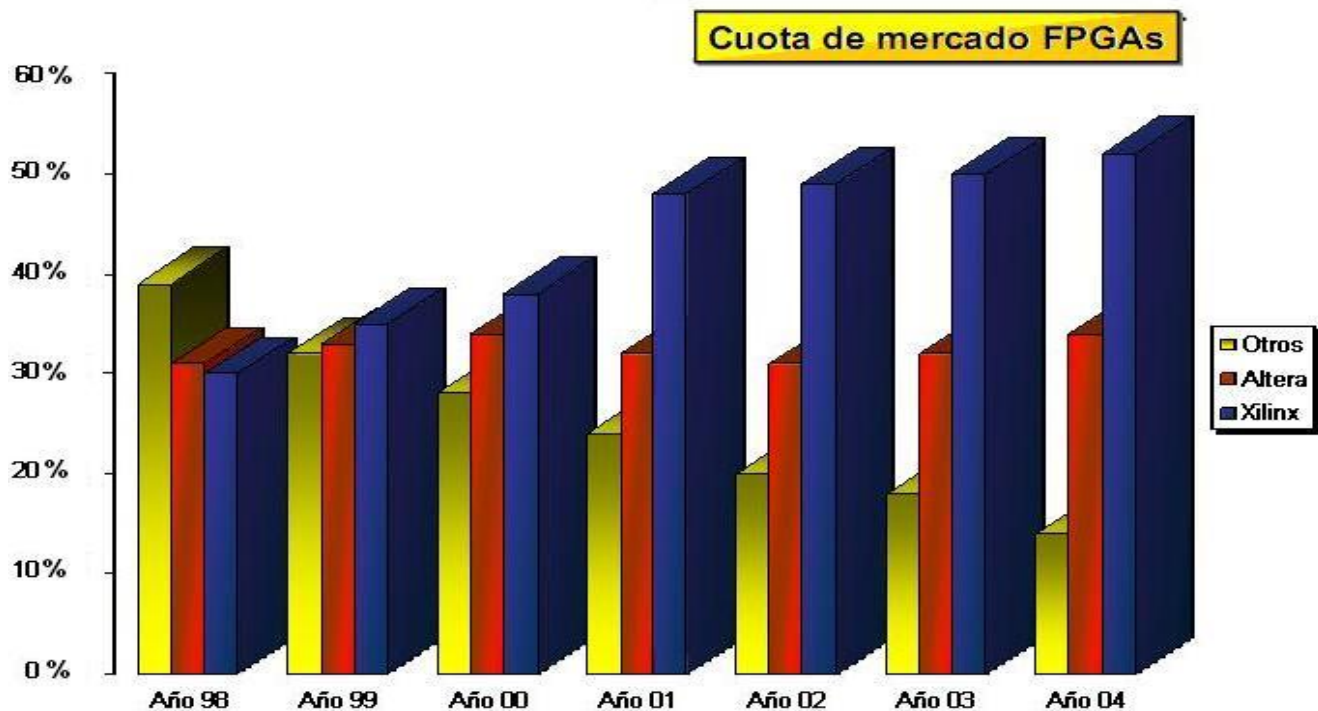


Figura 2: Cuota de mercado de empresas productoras de FPGA.

Xilinx constituye la principal empresa productora de FPGA y se compone de dos series Virtex y Spartan.

La siguiente tabla muestra una comparación entre algunas de las últimas versiones de dichas series.



## Capítulo II: Propuesta de Hardware Especializado para el procesamiento de imágenes digitales en MOCIC

---

**Tabla comparativa entre FPGAs de Xilinx**

<b>Características</b>	<b>Virtex-6</b>	<b>Virtex-5</b>	<b>Spartan-6</b>	<b>Spartan-3A</b>
<b>Células Lógicas</b>	Hasta 760,000	Hasta 330,000	Hasta 150,000	Hasta 53,000
<b>Entradas/Salidas de usuario</b>	Hasta 1200	Hasta 1200	Hasta 570	Hasta 519
<b>Estándares de Entradas/Salidas soportados</b>	Por encima de 40	Por encima de 40	Por encima de 40	Por encima de 20
<b>Circuitos de control de reloj</b>	PLL	DCM + PLL	DCM + PLL	DCM
<b>Bloque de RAM incorporado</b>	Hasta 38 Mbits	Hasta 18 Mbits	Hasta 4.8 Mbits	Hasta 1.8 Mbits
<b>Incorpora multiplicadores para DSP</b>	Si (25 x 18 MAC)	Si (25 x 18 MAC)	Si (18 x 18 MAC)	Si (18 x 18 MAC)
<b>Serie de alta velocidad Multi-Gigabit</b>	6.5 Gbps, más de 11.18 Gbps	3.75 Gbps, 6.5 Gbps	3.125 Gbps	No
<b>Tecnología PCI Express</b>	Gen 1, x8, Hard Gen 2, x8, Hard	Gen1, x8, Hard Gen2, x8, Soft	Gen 1, x1, Hard	No
<b>Soporte de procesador Soft</b>	Si	Si	Si	Si

Los precios de los FPGAs varían entre 1 y 8000 dólares [37]. Teniendo en cuenta las características actuales de Cuba, proponer un dispositivo de la familia Virtex para ser usado en MOCIC llevaría a la Universidad de las Ciencias Informáticas a realizar un gasto innecesario, pues un FPGA Virtex-II Pro puede alcanzar la cifra de 8000 dólares. Por otra parte, la serie Spartan presenta características físicas que satisfacen las especificaciones del sistema de los módulos de procesamiento de imágenes de MOCIC y su adquisición estaría al alcance de la UCI por un precio de 100 a 1000 dólares.

La familia Spartan-3A de FPGAs de cinco miembros ofrece densidades que oscilan de 50.000 a 1,4 millones de compuertas del sistema. Los FPGAs Spartan-3A son parte de la familia Spartan-3A Extended, que también incluyen la memoria no-volátil de los Spartan-3AN y la mayor densidad de los Spartan-3A DSP FPGA. La familia de Spartan-3A se basa en el éxito de las anteriores Spartan-3E y Spartan-3. Las nuevas características mejoran el rendimiento del sistema y reducen el costo de la configuración. Estas

## Capítulo II: Propuesta de Hardware Especializado para el procesamiento de imágenes digitales en MOCIC

---

mejoras de la familia Spartan-3A, junto con la probada tecnología de proceso de 90 nm, ofrecen una mayor funcionalidad y ancho de banda por dólar nunca antes vista, establecen un nuevo estándar en la industria de la lógica programable. Debido a su costo excepcionalmente bajo, las FPGAs Spartan-3A son ideales para una amplia gama de aplicaciones de electrónica de consumo, como el acceso de banda ancha, redes domésticas, pantalla de proyección y equipos de televisión digital. Spartan-3A evita el alto costo inicial, los ciclos largos de desarrollo y la falta de flexibilidad inherente de las ASICs convencionales, además de permitir actualizaciones en el campo del diseño [40].

A continuación la figura 3 muestra los diferentes modelos de la serie Spartan-3A.

Device	System Gates	Equivalent Logic Cells	CLB Array (One CLB = Four Slices)				Distributed RAM bits <sup>(1)</sup>	Block RAM bits <sup>(1)</sup>	Dedicated Multipliers	DCMs	Maximum User I/O	Maximum Differential I/O Pairs
			Rows	Columns	CLBs	Slices						
XC3S50A	50K	1,584	16	12	176	704	11K	54K	3	2	144	64
XC3S200A	200K	4,032	32	16	448	1,792	28K	288K	16	4	248	112
XC3S400A	400K	8,064	40	24	896	3,584	56K	360K	20	4	311	142
XC3S700A	700K	13,248	48	32	1,472	5,888	92K	360K	20	8	372	165
XC3S1400A	1400K	25,344	72	40	2,816	11,264	176K	576K	32	8	502	227

nota

1: Por convenio un Kb es equivalente a 1,024 bits.

**Figura 3: Características de la serie Spartan-3A de Xilinx.**

FPGA acorta el tiempo de desarrollo de un proyecto y permite la actualización del hardware sin necesidad de reemplazar componentes. Por tanto se propone para mejorar el proceso de clasificación de imágenes digitales en MOCIC un dispositivo FPGA Xilinx de la familia Spartan-3A XC3S1400A.

### Descripción de arquitectura

La imagen que se muestra a continuación representa la plataforma de desarrollo para procesamiento de imágenes Xilinx Spartan-3A.

## Capítulo II: Propuesta de Hardware Especializado para el procesamiento de imágenes digitales en MOCIC

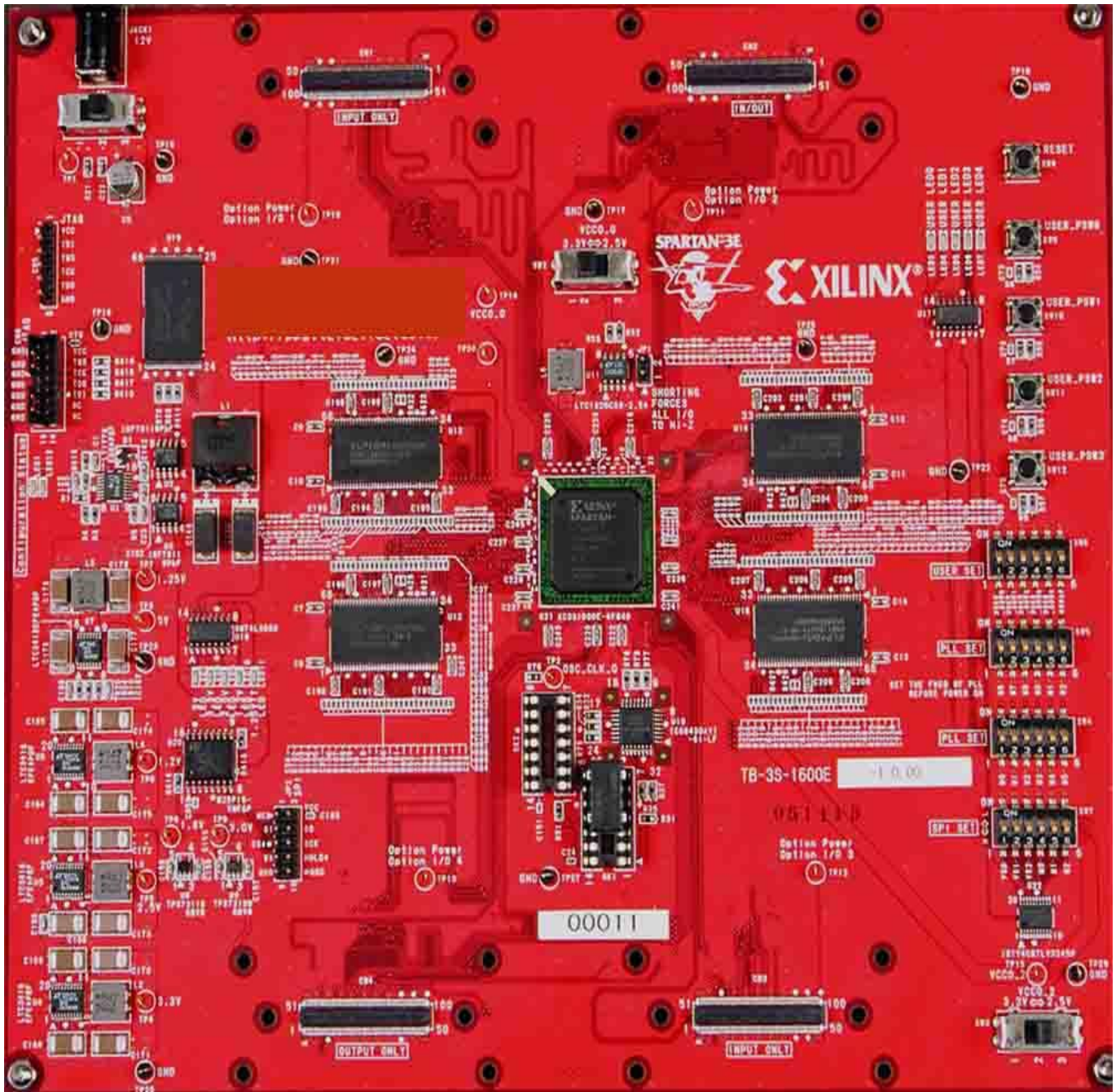


Figura 4: Plataforma de desarrollo para procesamiento de imágenes Xilinx Spartan-3A.

## Capítulo II: Propuesta de Hardware Especializado para el procesamiento de imágenes digitales en MOCIC

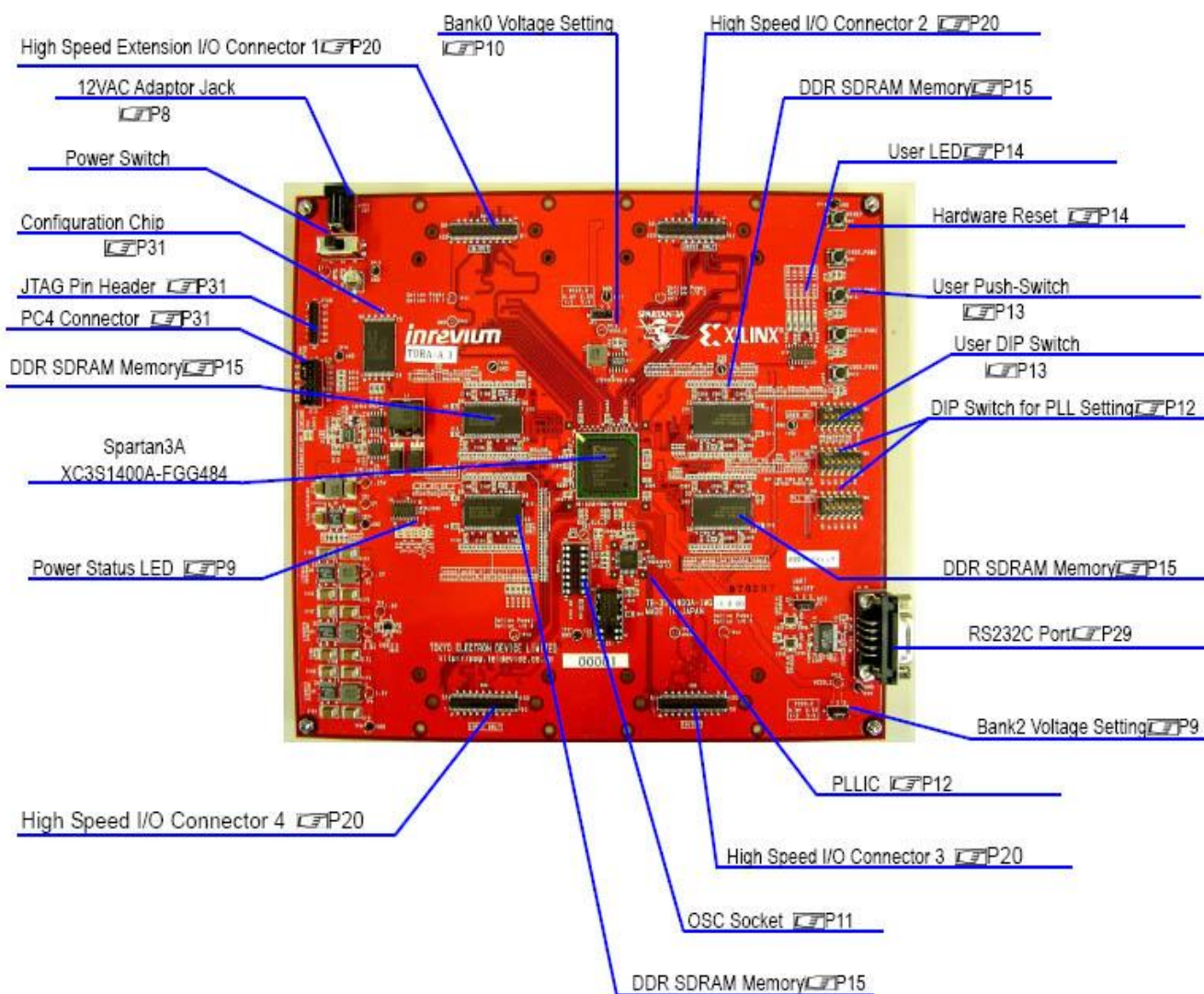


Figura 5: Elementos de la plataforma Xilinx Spartan-3A.

### Características de la plataforma:

- Tipo de FPGA: Spartan-3A XC3S1400A-FGG484.
- DDR SDRAM: ELPIDA EDD5116AFTA-6B-E (512Mbit x 16) x4.
- Configuración PROM: Xilinx XCF08P VO48.

## Capítulo II: Propuesta de Hardware Especializado para el procesamiento de imágenes digitales en MOCIC

---

- Reloj PLL: PLL externos para apoyar las señales de entrada a la FPGA con diferentes frecuencias de reloj.
- RS-232C.
- Conectores de E/S de alta velocidad: JAE WR-100S-VF-N1 x4.
- Módulos DVI Tx/Rx.
- DDR SDRAM de alta velocidad y una referencia de interfaz de diseño DVI (datos de imagen de entrada-->entrada DVI -->memoria de imágenes --> salida DVI).
- Tamaño de la tarjeta: 200mm x 230mm.
- Entrada de alimentación: 12V DC.

### Características del FPGA:

- FPGA: Xilinx Spartan-3A XC3S1400A- FGG484.
- Número de compuertas: 1,4 millones.
- Bloque de memoria: Soportan hasta 576 Kbits de bloque de memoria RAM rápida con bytes de modo escritura, y hasta 176 Kbits de memoria RAM distribuida.
- E/S de usuario: como máximo 375.

Paquete de Bordes	Bancos E/S	Max E/S	Posibles E/S de pines por tipo				
			E/S	INPUT	DUAL	VREF	CLK
Arriva	0	92	58	17	1	8	8
Derecha	1	94	33	15	30	8	8
Abajo	2	95	43	13	21	10	8
Izquierda	3	94	61	17	0	8	8
<b>TOTAL</b>		<b>375</b>	<b>195</b>	<b>62</b>	<b>52</b>	<b>34</b>	<b>32</b>

**Figura 6: Entradas/Salidas de usuario del XC3S1400A en el paquete FGG484.**

### Especificaciones:

- La columna I/O en color blanco se refiere a los pines de E/S de usuario de uso general.
- La columna INPUT en color verde claro se refiere a los pines de entrada de solo lectura de uso general.

## Capítulo II: Propuesta de Hardware Especializado para el procesamiento de imágenes digitales en MOCIC

---

- La columna DUAL en color verde-azul representa los pines de doble propósito utilizados en algunos modos de configuración durante dicho proceso.
- La columna VREF en color carmelita de representa los pines de doble propósito ya sean pines de E/S de usuario o pines de entrada solamente, o, junto con todos los demás pines VREF en el mismo banco, proporciona una entrada de voltaje como referencia para que algunos estándares de E/S.
- La columna CLK en color azul representa los pines de doble propósito ya sean pines de E/S de usuario, pines de entrada solamente o la entrada específica de un controlador del reloj de amortiguación. La mayoría de los paquetes presentan 16 entradas de reloj a excepción de los TQ144 y el XC3S50A en el paquete FT256.

Arquitectura para un funcionamiento eficiente del dispositivo propuesto:

Dispositivo	Características	Precio en dólares	Fabricante	Fecha de Consulta
<b>Servidor</b>		716.00	Dell	01/06/10
PowerEdge	PowerEdge T110			01/06/10
Microprocesador	Intel Core <sup>™</sup> I3 540 3,06 GHz , 4m Cache, 2c/4t			01/06/10
Memoria RAM	4GB de memoria, 1333 MHz, Single Ranked UDIMM			01/06/10
Disco Duro	160 GB 7,2 RPM Serial ATA 3 Gbps 3,5 – in			01/06/10
Tarjeta de Red	Intel Gigabit ET Dual Port NIC, PCI e-4			01/06/10
<b>FPGA</b>		100 a 400	Xilinx	01/06/10
Xilinx Spartan-3A XC3S1400A -FGG484	Número de compuertas: 1,4 millones Bloque de memoria: hasta 576 Kbits Disponibilidad de puertos: como máximo 502 puertos.			

## Capítulo II: Propuesta de Hardware Especializado para el procesamiento de imágenes digitales en MOCIC

---

### 2.5 Conclusiones

Después del estudio realizado en el capítulo 1 sobre un grupo de hardwares programables, en el presente capítulo se determinó que los FPGA constituyen dispositivos perfectamente adecuados para llevar a cabo el análisis de imágenes digitales dentro de MOCIC.

Se estableció que, al ser Xilinx una de las principales y más prestigiosas empresas productoras de FPGA, los dispositivos que conforman sus series presentan las condiciones y características necesarias para agilizar el procesamiento de las imágenes en MOCIC, perfeccionando así sus funcionalidades.

Se propuso, para optimizar el funcionamiento del proyecto MOCIC un FPGA de la serie Spartan-3A de Xilinx modelo XC3S1400A-FGG484.

# Conclusiones Generales

---

## Conclusiones Generales

Con la culminación del presente trabajo de diploma se cumple con el objetivo trazado en el mismo permitiendo destacar los elementos siguientes:

- Fueron analizados los conceptos más importantes relacionados con el procesamiento de imágenes digitales, enfatizándose en la segmentación como un elemento de peso.
- Se caracterizaron los algoritmos utilizados para categorizar documentos HTML teniendo en cuenta como elemento fundamental las Redes Neuronales Artificiales específicamente las MLP.
- Fueron caracterizados diferentes tipos de hardware programables estableciéndose que los FPGA presentan las condiciones óptimas para el procesamiento de imágenes.
- Se propuso el FPGA Xilinx Spartan-3A XC3S1400A-FGG484 como el hardware necesario para el procesamiento de imágenes en MOCIC que implementa una Red Neuronal Artificial y un segmentador.



## Recomendaciones

- Estudiar el tutorial sobre el uso del compilador WebPACK de Xilinx, para programar la tarjeta de desarrollo Spartan-3.
- Estudiar la hoja de datos de la familia Spartan-3A.
- Preparar un programador dentro del proyecto MOCIC que se especialice en los conocidos HDL, lenguajes de descripción de hardware.
- Analizar los módulos que conforman MOCIC y definir aquellos que serán implementados dentro del dispositivo propuesto.

### Referencias bibliográficas.

1. **CITMA**. Portal Gerona. *Portal Gerona*. [En línea] CGSAT - CITMA, 26 de marzo de 2004. [Citado el: 8 de Diciembre de 2009.] <http://www.gerona.inf.cu>.
2. Fundación Biblioteca Virtual Miguel de Cervantes. *Fundación Biblioteca Virtual Miguel de Cervantes*. [En línea] 17 de enero de 2010. [Citado el: 8 de Diciembre de 2009.] <http://descargas.cervantesvirtual.com>.
3. **Máquina-Herramientas, Instituto de**. Seguridad básica en internet. *Seguridad básica en internet*. [En línea] Plone Help Center, 2009. [Citado el: 17 de Noviembre de 2009.] [http://www.imh.es/dokumentazio-irekia/manuales/seguridad-basica-en-internet/referencemanual-all-pages?language\\_sync=1](http://www.imh.es/dokumentazio-irekia/manuales/seguridad-basica-en-internet/referencemanual-all-pages?language_sync=1).
4. GSI - Grupo de investigación de Sistemas Inteligentes- Universidad Europea de Madrid. *GSI - Grupo de investigación de Sistemas Inteligentes- Universidad Europea de Madrid*. [En línea] Universidad Europea de Madrid, 10 de Enero de 2010. [Citado el: 14 de Enero de 2010.] <http://orion.esp.uem.es>.
5. Optenet. *Optenet*. [En línea] Optenet, 2009. [Citado el: 17 de Enero de 2010.] <http://www.optenet.com>.
6. **IBM**. IBM. *IBM*. [En línea] IBM, 2010. [Citado el: 17 de Enero de 2010.] <http://www.ibm.com>.
7. **Netsweepe**. Netsweepe. *Netsweepe*. [En línea] Netsweeper Inc, 2010. [Citado el: 7 de Febrero de 2010.] [http://www.netsweeper.com/index.php?keep\\_has\\_js=1](http://www.netsweeper.com/index.php?keep_has_js=1).
8. **Opus Dei**. *Opus Dei*. [En línea] Cidelco S. A. C., 30 de Julio de 2007. [Citado el: 8 de Febrero de 2010.] <http://opusdei2.blogspot.com/>.
9. **Hardware reconfigurable para procesamiento digital de imagen y señal**. *Hardware reconfigurable para procesamiento digital de imagen y señal*. [En línea] 2005. [Citado el: 8 de Febrero de 2010.] <http://repositorio.bib.upct.es>.
10. **Distribuidores, Asociación Española de**. aDeSe anuario. *aDeSe anuario*. [En línea] 2007. [Citado el: 10 de Febrero de 2010.] <http://www.adese.es/pdf/anuario-memoria-2007.pdf>.
11. **SETI, Boinc**. La Tecnología CUDA de NVIDIA consigue que el ritmo de la

## Referencias Bibliográficas

---

- investigación científica avance considerablemente. *La Tecnología CUDA de NVIDIA consigue que el ritmo de la investigación científica avance considerablemente*. [En línea] Boinc SETI, 1999-2010. [Citado el: 8 de Febrero de 2010.] <http://www.seti.cl/>.
12. **Alonso, Gloria García Cuadrado y Daniel González.** La Inesperada Utilidad Militar del Hardware de las Consolas de Videojuegos. *La Inesperada Utilidad Militar del Hardware de las Consolas de Videojuegos*. [En línea] Amazings.com, 1996-2009. [Citado el: 10 de Febrero de 2010.] <http://www.amazings.com>.
  13. **Malpica, Norberto.** Técnicas de segmentación de imágenes. *Técnicas de segmentación de imágenes*. [En línea] [Citado el: 10 de Febrero de 2010.] <http://laimbio08.escet.urjc.es>.
  14. **Profesionales, Software Lenticular para Impresores.** Segmentación de imagen . *Segmentación de imagen* . [En línea] Imagiam High Image Techs, 1997-2008. [Citado el: 8 de Enero de 2010.] [http://www.imagiam.com/index.php?option=com\\_content&task=view&id=40&Itemid=54](http://www.imagiam.com/index.php?option=com_content&task=view&id=40&Itemid=54).
  15. **Malpica, Norberto.** Técnicas de segmentación de imágenes médicas. *Técnicas de segmentación de imágenes médicas*. [En línea] ESCET - URJC, 2009. [Citado el: 5 de Febrero de 2010.] [http://laimbio08.escet.urjc.es/assets/files/docencia/IM/segmentacion2009\\_1.pdf](http://laimbio08.escet.urjc.es/assets/files/docencia/IM/segmentacion2009_1.pdf).
  16. **Moreno, Cristina García Cambronero y Irene Gómez.** ALGORITMOS DE APRENDIZAJE: KNN & KMEANS. *ALGORITMOS DE APRENDIZAJE: KNN & KMEANS*. [En línea] 8 de Septiembre de 2006. [Citado el: 20 de Febrero de 2010.] <http://www.it.uc3m.es>.
  17. **VALERO, ALBERTO TÉLLEZ.** Extracción de Información con Algoritmos de Clasificación . *Extracción de Información con Algoritmos de Clasificación* . [En línea] 2005. [Citado el: 8 de Enero de 2010.] <http://ccc.inaoep.mx/~mmontesg/tesis%20estudiantes/TesisMaestria-AlbertoTellez.pdf>.
  18. **Quintero, Marcela.** “ÁRBOLES DE DECISION” . “ÁRBOLES DE DECISION” . [En línea] [http://ciat-library.ciat.cgiar.org/documentos\\_electronicos\\_ciat/articulos\\_ciat/Manual\\_Arboles.pdf](http://ciat-library.ciat.cgiar.org/documentos_electronicos_ciat/articulos_ciat/Manual_Arboles.pdf).
  19. **Chile, Centro Comenius Universidad de Santiago de.** ÁRBOLES DE

## Referencias Bibliográficas

---

- DESICIÓN. *ÁRBOLES DE DESICIÓN*. [En línea] Centro Comenius Universidad de Santiago de Chile , 2009. [Citado el: 5 de Marzo de 2010.] <http://www.comenius.usach.cl>.
20. **Historia de las redes neuronales.** *Historia de las redes neuronales*. [En línea] 15 de febrero de 2006. [Citado el: 22 de Febrero de 2010.] <http://ingenieria.udea.edu.co/investigacion/mecatronica/mectronics/redes.htm>.
21. **M.Puquir.** REDES NEURONALES. *REDES NEURONALES*. [En línea] Entradas (Atom), 2008. [Citado el: 12 de febrero de 2010.] <http://la-nanotecnologia.blogspot.com/>.
22. **Carlos G. Figuerola, José L. Alonso Berrocal,** Algunas Técnicas de Clasificación Automática de Documentos. *Algunas Técnicas de Clasificación Automática de Documentos*. [En línea] 2002. [Citado el: 20 de Febrero de 2010.] <http://www.google.com/cu/url?sa=t&source=web&cd=1&ved=0CBQQFjAA&url=http%3A%2F%2Fmultidoc.rediris.es%2Fcdm%2Finclude%2Fgetdoc.php%3Fid%3D90%26article%3D28%26mode%3Dpdf&rct=j&q=Las+Redes+Neuronales+han+sido+utilizadas+en+problemas+de+categorizaci%C3%B3n+en>.
23. **Barbosa, Lucrecia - Kleisinger, Gretchen H. - Valdez, Alberto D. - Monzón, Jorge E.** Comparación de Topologías MLP y LVQ de Redes Neuronales para la Detección de Arritmias Ventriculares . *Comparación de Topologías MLP y LVQ de Redes Neuronales para la Detección de Arritmias Ventriculares* . [En línea] 2000. [Citado el: 24 de Febrero de 2010.] [http://www1.unne.edu.ar/cyt/2000/8\\_exactas/e\\_pdf/e\\_019.pdf](http://www1.unne.edu.ar/cyt/2000/8_exactas/e_pdf/e_019.pdf).
24. **Fernández, Álvaro González.** Perceptrón Multicapa. *Perceptrón Multicapa*. [En línea] Universidad Carlos III de Madrid, 11 de Abril de 2007. [Citado el: 13 de Marzo de 2010.] <http://supervisadaextraccionrecuperacioninformacion.iespana.es/perceptron-multicapa.html>.
25. **NoTeo.** *NoTeo*. [En línea] 2006-2008. [Citado el: 8 de Marzo de 2010.] <http://www.neoteo.com>.
26. Pérez, Enrique Mandado. Microcontroladores PIC: sistema integrado para el autoaprendizaje. *Microcontroladores PIC: sistema integrado para el autoaprendizaje*. [En línea] 2007. [Citado el: 27 de Marzo de 2010.] <http://books.google.com/cu/books?id=86uGLMp4vgAC&pg=PA47&lpg=PA47&dq=Buena+relaci%C3%B3n+precio/prestaciones,%E2%80%A2%09Facilidad+de>

## Referencias Bibliográficas

---

- [+desarrollo+de+aplicaciones+basadas+en+ellos,+debido+a+su+repertorio+de+instrucciones+reducido.%E2%80%A2%09Facilidad+de+re.](#)
27. **Toboso, Emilio.** Microcontroladores PIC. *Microcontroladores PIC*. [En línea] wanadoo. [Citado el: 12 de Marzo de 2010.] <http://perso.wanadoo.es/pictob/micropic.htm>.
  28. **A.G., Colegio de Ingenieros de Chile.** Controladores Lógicos Programables. *Controladores Lógicos Programables*. [En línea] Din/Coc, 2008. [Citado el: 3 de Marzo de 2010.] <http://www.industriaynegocios.cl/Academicos/AlexanderBorger/Docts%20Docencia/Seminario%20de%20Aut/trabajos/trabajos%202002/PLC/plc.htm>.
  29. **Maser.** El PLC. *El PLC*. [En línea] Maser , 2009. [Citado el: 16 de Marzo de 2010.] [http://www.grupo-maser.com/PAG\\_Cursos/Auto/auto2/auto2/PAGINA%20PRINCIPAL/PLC/plc.htm](http://www.grupo-maser.com/PAG_Cursos/Auto/auto2/auto2/PAGINA%20PRINCIPAL/PLC/plc.htm).
  30. **Pearson., Chris.** La Era del GPU. *La Era del GPU*. [En línea] WordPress.com, 2008. [Citado el: 17 de Marzo de 2010.] <http://intelaf.wordpress.com/2009/10/19/la-era-del-gpu/>.
  31. **Corporation, NVIDIA.** GPU Computing. *GPU Computing*. [En línea] NVIDIA Corporation , 2010. [Citado el: 14 de Marzo de 2010.] [http://www.nvidia.es/page/gpu\\_computing.html](http://www.nvidia.es/page/gpu_computing.html).
  32. **Inc, SlideShare.** Gpu. *Gpu*. [En línea] SlideShare Inc, 2009. [Citado el: 15 de Marzo de 2010.] <http://www.slideshare.net/DavidSolorzano/gpu>.
  33. **Corporation, NVIDIA.** NVIDIA colabora con Microsoft en el uso de la GPU como procesador de alta computación. *NVIDIA colabora con Microsoft en el uso de la GPU como procesador de alta computación*. [En línea] NVIDIA Corporation, 2003-2010. [Citado el: 16 de Marzo de 2010.] [http://es.slizone.com/object/io\\_1245222588191.html](http://es.slizone.com/object/io_1245222588191.html).
  34. **WIROOS.** Nvidia o Ati. *Nvidia o Ati*. [En línea] WIROOS, 2010. [Citado el: 12 de Marzo de 2010.] <http://www.taringa.net/comunidades/serviciotecnico/138190/::Nvidia-o-Ati:-%5BMejor-Tarjeta-de-Video-Es%C2%BF%5D.html>.
  35. **Corporation, NVIDIA.** Características y Ventajas. *Características y Ventajas*.

## Referencias Bibliográficas

---

- [En línea] NVIDIA Corporation, 2010. [Citado el: 19 de Marzo de 2010.] [http://es.nvidia.com/page/gf6200\\_fb.html](http://es.nvidia.com/page/gf6200_fb.html).
36. **Sandoval, Miguel Morales.** FPGAs: Aplicaciones, Tendencias y Demos. *FPGAs: Aplicaciones, Tendencias y Demos*. [En línea] 2003. [Citado el: 20 de Marzo de 2010.] [http://ccc.inaoep.mx/fpgacentral/reconfig/2003/pdf/CR\\_ENC03\\_III.pdf](http://ccc.inaoep.mx/fpgacentral/reconfig/2003/pdf/CR_ENC03_III.pdf).
37. **Suárez, Ing. Gabriel Sánchez.** Que es una FPGA? Que es una FPGA? [En línea] Microelectrónica - Universidad Francisco de Paula Santander, 2010. [Citado el: 2 de Abril de 2010.] <http://www.ufps.edu.co/materias/uelectro/htdocs/pdf/fpga.pdf>.
38. **Sandoval, Miguel Morales.** FPGAs: Aplicaciones, Tendencias y Demos. *FPGAs: Aplicaciones, Tendencias y Demos*. [En línea] 2003. [Citado el: 2 de Abril de 2010.] [http://ccc.inaoep.mx/fpgacentral/reconfig/2003/pdf/CR\\_ENC03\\_III.pdf](http://ccc.inaoep.mx/fpgacentral/reconfig/2003/pdf/CR_ENC03_III.pdf).
39. **Reinaldo.** FPGA . *FPGA* . [En línea] Entradas (Atom), 2007. [Citado el: 18 de Marzo de 2010.] <http://reinaldo-noelia-fpga.blogspot.com/>.
40. **Xilinx.** Spartan-3A FPGA Family: Data Sheet. *Spartan-3A FPGA Family: Data Sheet*. [En línea] Xilinx, Inc, 6 de Marzo de 2009. [Citado el: 2 de Junio de 2010.] [http://www.xilinx.com/support/documentation/data\\_sheets/ds529.pdf](http://www.xilinx.com/support/documentation/data_sheets/ds529.pdf).

# Bibliografía

---

## Bibliografía.

1. La Flecha Diaria de Ciencia y Tecnología. [En línea] [Citado el: 10 de 01 de 2010.] <http://www.laflecha.net/canales/blackhats/200501281/>.
2. Quién Inventó...?. Los Inventos que revolucionaron el curso de la Humanidad. [En línea] [Citado el: 10 de 01 de 2010.] <http://inventos-abel.blogspot.com/2008/01/quien-invento-el-www-de-internet.html>.
3. POESIA. *POESIA*. [En línea] <http://www.poesia-filter.org/>.
4. **Netsweeper Inc.** Netsweeper. [En línea] 2009. [http://www.netsweeper.com/index.php?keep\\_has\\_js=1](http://www.netsweeper.com/index.php?keep_has_js=1).
5. CyberPatrol. [En línea] 2010. [Citado el: 12 de 02 de 2010.] <http://www.cyberpatrol.com/>.
6. **Hielscher, Rafael Palacios.** *Procesamiento Digital de Imágenes*. 2003.
7. [En línea] 2008. [Citado el: 16 de 02 de 2010.] <http://itzamna.bnct.ipn.mx:8080/dspace/bitstream/123456789/4606/1/123.pdf>.
8. NVIDIA. [En línea] 2010. [Citado el: 18 de 02 de 2010.] [http://la.nvidia.com/object/product\\_quadro\\_sdi\\_output\\_la.html](http://la.nvidia.com/object/product_quadro_sdi_output_la.html).
9. NVIDIA. [En línea] 2010. [Citado el: 18 de 02 de 2010.] [http://www.nvidia.es/page/go\\_6200.html](http://www.nvidia.es/page/go_6200.html).
10. [En línea] 2010. <http://www.kotear.pe/aviso/3447502-tarjeta-de-video-agp-8x-256mb-nvidia-6200-poder-para-tu-pc>.
11. **Zuluaga M., Ing. Camilo A., Acosta B., Ing. María Isabel y Salazar I., Ing. Harold.** Tutorial de Redes Neuronales. [En línea] 2000. [Citado el: 8 de 02 de 2010.] <http://ohm.utp.edu.co/neuronales/>.
12. Neural Networks Framework. [En línea] [Citado el: 3 de 02 de 2010.] <http://www.redes-neuronales.netfirms.com/tutorial-redes-neuronales/tutorial-redes.htm>.
13. **Group, Andraka Consulting.** What is an FPGA? *What is an FPGA?* [En línea] Andraka Consulting Group, Inc. , 16 de Marzo de 2007. [Citado el: 5 de Junio de 2010.] <http://www.andraka.com/whatisan.htm>.

## Bibliografía

---

14. **Altera.** Altera FPGAs. *Altera FPGAs*. [En línea] Altera Corporation, 1995-2010. [Citado el: 3 de Junio de 2010.] <http://www.altera.com/products/fpga.html>.
15. **Rose, Vaughn Betz and Jonathan.** Using Architectural “Families” to Increase FPGA Speed and Density. *Using Architectural “Families” to Increase FPGA Speed and Density*. [En línea] 1995. [Citado el: 15 de Mayo de 2010.] <http://www.eecg.toronto.edu/~jayar/pubs/betz/fpga95.pdf>.
16. **Manfred Glesner, Peter Zipf, Michel Renovell.** Field-programmable logic and applications. *Field-programmable logic and applications*. [En línea] 2002. [Citado el: 12 de Mayo de 2010.] [http://books.google.com/cu/books?id=fneXs6IY2-oC&pg=PA369&lpg=PA369&dq=S.+D.+Brown,+R.+J.+Francis,+J.+Rose,+and+Z.+G.+Vranesic,&source=bl&ots=8QnEM0nvPQ&sig=Zsi2Em4Hz67Sz6Ed6-U7E3agMJk&hl=es&ei=u6gKTPO5OYaKlwfHn\\_CSDg&sa=X&oi=book\\_result&t=result&resnum=1](http://books.google.com/cu/books?id=fneXs6IY2-oC&pg=PA369&lpg=PA369&dq=S.+D.+Brown,+R.+J.+Francis,+J.+Rose,+and+Z.+G.+Vranesic,&source=bl&ots=8QnEM0nvPQ&sig=Zsi2Em4Hz67Sz6Ed6-U7E3agMJk&hl=es&ei=u6gKTPO5OYaKlwfHn_CSDg&sa=X&oi=book_result&t=result&resnum=1).
17. **Canals, Jordi Albó.** FPGAs. *FPGAs*. [En línea] 2006. [Citado el: 13 de Mayo de 2010.] [http://www.salle.url.edu/~gpazienza/seminarios/presentaciones/P\\_FPGAs\\_1\\_0.pdf](http://www.salle.url.edu/~gpazienza/seminarios/presentaciones/P_FPGAs_1_0.pdf).
18. Introducción al diseño de circuitos y sistemas electrónicos. *Introducción al diseño de circuitos y sistemas electrónicos*. [En línea] 2009-2010. [Citado el: 25 de Mayo de 2010.] <http://laimbio08.escet.urjc.es/assets/files/docencia/DCSE/introduccion.pdf>.
19. **Xilinx.** The Xilinx FPGA Offering. *The Xilinx FPGA Offering*. [En línea] 2010. [Citado el: 3 de Junio de 2010.] <http://www.xilinx.com/company/gettingstarted/xilinxsolution.htm>.
20. **Global, HiTech.** Xilinx Spartan 3A Image Processing Development Platform. *Xilinx Spartan 3A Image Processing Development Platform*. [En línea] 2003-2010. [Citado el: 7 de Junio de 2010.] <http://www.hitechglobal.com/Boards/Spartan3A.htm>.



## Anexos

### Anexos.

#### Tabla de Precios

Hardware y Descripción	Precio	Fecha de consulta	Fabricante
<b>PIC</b>			
12C508A-04/P Microcontrolador 8 pines (DIP)	1,8 Euros	01/06/10	Microchip Technology Inc.
12C508A-04/SM Microcontrolador 8 pines SMD	2,09 Euros	01/06/10	Microchip Technology Inc.
12C509A-04/P Microcontrolador 8 pines (DIP)	2,27 Euros	01/06/10	Microchip Technology Inc.
10-12C509A 10 unidades del 12C509A-04/P	14,89 Euros	01/06/10	Microchip Technology Inc.
12CE519-04/P Microcontrolador 8 pines A/D (DIP)	2,80 Euros	01/06/10	Microchip Technology Inc.
12F629-I/P Microcontrolador 8 pines FLASH (DIP)	2,35 Euros	01/06/10	Microchip Technology Inc.
12F675-I/P Microcontrolador 8 pines FLASH A/D (DIP)	2,78 Euros	01/06/10	Microchip Technology Inc.
16C54A-20/P Microcontrolador 18 pines (DIP)	5,17 Euros	01/06/10	Microchip Technology Inc.
16F628A-04/P Microcontrolador 18 pines (DIP)	4,75 Euros	01/06/10	Microchip Technology Inc.
16F84A-04/P Microcontrolador 18 pines (DIP)	4,79 Euros	01/06/10	Microchip Technology Inc.
16F818-I/P Microcontrolador 18 pines (DIP)	3,32 Euros	01/06/10	Microchip Technology Inc.
16F877-04/P Microcontrolador 40 pines (DIP)	8,77 Euros	01/06/10	Microchip Technology Inc.
16F877A-04/P Microcontrolador 40 pines (DIP)	8,69 Euros	01/06/10	Microchip Technology Inc.
18F252-I/SP Microcontrolador 28 pines (DIP)	7,92 Euros	01/06/10	Microchip Technology Inc.
18F452-I/P Microcontrolador 40 pines (DIP)	10,67 Euros	01/06/10	Microchip Technology Inc.
18F4550-I/SP Microcontrolador 40 pines (USB) (DIP)	13,27 Euros	01/06/10	Microchip Technology Inc.
<b>GPU</b>			
Tarjeta De Video Sapphire Ati Radeon Hd5970 2gb Dual Gpu	11,999,00 Dólares	01/06/10	ATI Technologies Inc.
<b>Tarjetas NVidia</b>			

## Anexos

PNY Quadro FX 3800 1GB GDDR3	752,00 Dólares	01/06/10	PNY Technologies
Zotac GeForce GTX480 1536MB GDDR5	489,00 Dólares	01/06/10	NVIDIA GeForce GTX 480
PNY Quadro FX 1800 768MB GDDR3	419,00 Dólares	01/06/10	PNY Technologies
PNY Quadro FX 1700 512MB GDDR2	397,00 Dólares	01/06/10	PNY Technologies
Gigabyte GeForce 8400GS 512MB GDDR2	31,00 Dólares	01/06/10	Gigabyte Technologies
<b>FPGA</b>			
Digilent Spartan 3e Starter FPGA Board 500k	315,00 Dólares	01/06/10	Digilent Inc.
FPGA Virtex-E XCV300E-6FG456I, FPGA 456	344,00 Dólares	01/06/10	Xilinx
Spartan 3 XC3S400-FT256 400.000 puertas, 288 Kbits de bloques de RAM	de 100 a 200 Dólares	01/06/10	Xilinx
<b>PLC</b>			
Sanyo PLC-WXU300	de 762 Euros a 956 Euros	01/06/10	Sanyo

### Categorías de MOCIC.

Categorías/Descripción	I	N	A
<b>Ciencias:</b> Sitios de carácter científico (Física, Geografía, Matemáticas, Medio Ambiente, Química, Tecnología, Agricultura, Astronomía, Biología, Ciencia alternativa, Ciencia tecnología y Sociedad, Ciencias de la Tierra, Ciencias Sociales).			x
<b>Computadoras:</b> Sitios relacionados con computadoras; hardware (fabricantes, componentes, precios), software (S.O, programas, temas relacionados al software libre y privativo, computación paralela, Inteligencia Artificial, juegos, algoritmos), temas de telecomunicaciones, robótica, realidad, virtual, seguridad informática.			x
<b>Deportes:</b> Sitios relacionados con el deporte; clubes, equipos, federaciones deportivas, resultados deportivos, eventos como: juegos olímpicos, campeonatos mundiales.			x

## Anexos

---

<b>Sustancias Dañinas:</b> Sitios donde se promueve el uso de drogas. (LSD, heroína, cocaína, XTC, pot, amphetamines, hemp, éxtasis). Sitios que promueven el consumo de alcohol y el tabaquismo.	x		
<b>Juegos:</b> Incluye sitios Web de juegos de computadoras, zonas de Internet de juegos on-line, sitios de vendedores. Sitios que promueven los juegos de azar, casino y agencias de apuestas.			x
<b>Pornografía:</b> Incluye sitios Web que contienen actividad sexual explícita, pornografía infantil, la pedofilia, la pederastia.	x		
<b>Salud:</b> Sitios que promueven la salud; medicinas, hospitales, hábitos dietéticos, enfermedades, primeros auxilios, sexología, salud mental, publicaciones, eventos.			x
<b>Violencia:</b> Sitios que hagan apología o inciten a la violencia, a la guerra, al racismo, a la desigualdad entre el hombre y la mujer, a la violencia familiar. Además, sitios de fabricación de explosivos, venenos, manuales para fabricación de bombas, instrucciones para asesinar personas. (Falta búsqueda relacionada con bombas y explosivos).	x		

## Glosario de Términos.

**Arquitectura Harvard** Fue desarrollado en Harvard, por Howard Aiken, esta arquitectura se caracteriza por tener 2 memorias independientes una que contiene sólo instrucciones y otra, que contiene sólo datos. Ambas, disponen de sus respectivos sistemas de buses para el acceso y es posible realizar operaciones de acceso simultáneamente en ambas memorias.

**Arquitectura de von Neumann** Fue desarrollada por Jon Von Neumann, se caracteriza por tener una sola memoria principal donde se almacenan datos e instrucciones de forma indistinta. La CPU se conecta a través de un sistema de buses (direcciones, datos y control). Esta arquitectura es limitada cuando se demanda rapidez.

**Carril DIN** es una barra de metal normalizada de 35 mm de ancho con una sección transversal en forma de sombrero. Es muy usado para el montaje de elementos eléctricos de protección y mando, tanto en aplicaciones industriales como en viviendas.

**CI** Circuitos Integrados.

**CUDA** Compute Unified Device Architecture

Hace referencia tanto a un compilador como a un conjunto de herramientas de desarrollo creadas por NVidia que permiten a los programadores usar una variación del lenguaje de programación c para codificar algoritmos en tarjetas gráficas de NVidia.

**CNC** Se considera de Control Numérico por Computador, también llamado CNC (en inglés Computer Numerical Control), a todo dispositivo capaz de dirigir el posicionamiento de un órgano mecánico móvil mediante órdenes elaboradas de forma totalmente automática a partir de informaciones numéricas en tiempo real.

**DDR** Double Data Rate, *doble tasa de transferencia de datos*. Son módulos de memoria RAM

compuestos por memorias síncronas SDRAM.

**DSP** procesador digital de señales o DSP (digital signal processor) es un sistema basado en un procesador o microprocesador que posee un juego de instrucciones, un hardware y un software optimizados para aplicaciones que requieran operaciones numéricas a muy alta velocidad. Debido a esto es especialmente útil para el procesamiento y representación de señales analógicas en tiempo real: en un sistema que trabaje de esta forma (tiempo real) se reciben muestras, normalmente provenientes de un conversor analógico/digital (ADC).

**DVI** "DeVice Independent" es un formato de archivo informático utilizado como salida por el programa de tipografía TeX.

**EPROM** Erasable Programmable Read-Only Memory (ROM programable borrable). Es un tipo de chip de memoria ROM no volátil.

**EEPROM** Electrically-Erasable Programmable Read-Only Memory (ROM programable y borrable eléctricamente). Es un tipo de memoria ROM que puede ser programado, borrado y reprogramado eléctricamente, a diferencia de la EPROM que ha de borrarse mediante un aparato que emite rayos ultravioletas. Son memorias no volátiles.

**FILPACON** Filtrado de Paquetes por Contenido.

Es un sistema que pretende ser flexible y fiable para regular los contenidos nocivos de Internet.

**FPGA** Field Programmable Gate Array.

Dispositivos lógicos de propósito general programable por los usuarios.

**GNU** GNU is Not Unix:

Sistema operativo cuyo nombre es un acrónimo recursivo que significa "GNU No es Unix".

**GPL** General Public License:

## Glosario de Términos

---

**Licencia Pública General.** Es una licencia creada por la Free Software Foundation (FSF) y orientada principalmente a los términos de distribución, modificación y uso del software.

**GPU** Graphics Processing Unit.

Unidad de Procesamiento Gráfico.

**GPUGRID** Se refiere al primer proyecto de Infraestructura Abierta de Berkeley para la Computación en Red (BOINC, por sus siglas en inglés) que utiliza GPU GeForce de NVIDIA con tecnología CUDA en informática, utiliza tarjetas gráficas basadas en NVIDIA en los ordenadores que participan para llevar a cabo simulaciones biomoleculares con grandes rendimientos para la investigación científica.

**Hardware** corresponde a todas las partes físicas y tangibles de una computadora: sus componentes eléctricos, electrónicos, electromecánicos y mecánicos; sus cables, gabinetes o cajas, periféricos de todo tipo y cualquier otro elemento físico involucrado.

**HDL** Hardware Description Language. Lenguaje de descripción de hardware.

**HTML** HyperText Markup Language:

Lenguaje de Marcado de Hipertexto. Es el lenguaje de marcado predominante para la construcción de páginas Web.

**IA** Inteligencia Artificial:

Rama de la informática que desarrolla procesos que imitan a la inteligencia de los seres vivos.

**K-NN** K Nearest Neighbors:

Proviene del idioma inglés y es traducido como los k vecinos más cercanos.

**Linux** Es el núcleo (kernel) del sistema operativo libre GNU.

**MLP** Multilayer Perceptron:

## Glosario de Términos

---

Perceptron multicapa. Topología de Red Neuronal definida por Rosenblatt en el año 1957.

**MOCIC** Motor de Categorización Inteligente por Contenidos.

**MPEG** Se refiere al formato MPEG (Moving Picture Experts Group) es un standard para compresión de video y de audio.

**NVidia** Empresa multinacional especializada en el desarrollo de unidades de procesamiento gráfico y tecnologías de circuitos integrados.

**OEM** Fabricante de Equipamiento Original. Empresas o personas que adquieren dispositivos al por mayor para ensamblar computadoras o equipos de forma personalizada que presentan con su propio nombre.

**OPTENET** Optimal Internet:

Sistema de filtrado con más fuerza en Europa.

**OTP** One-Time Programmable, programables solo una vez. La única diferencia con la EPROM es la ausencia de la ventana de cuarzo, por lo que no puede ser borrada. Las versiones OTP se fabrican para sustituir tanto a las EPROMs normales como a las EPROMs incluidas en algunos microcontroladores.

**PCI** Peripheral Component Interconnect (PCI, "Interconexión de Componentes Periféricos") consiste en un bus de ordenador estándar para conectar dispositivos periféricos directamente a su placa base.

**PCI Express** Es una evolución del PCI, en la que se consigue aumentar el ancho de banda mediante el incremento de la frecuencia, llegando a ser 32 veces más rápido que el PCI 2.1. Su velocidad es mayor que PCI-Express, pero presenta el inconveniente de que al instalar más de un dispositivo la frecuencia base se reduce y pierde velocidad de transmisión.

**PIC** Peripheral Interface Controller.

## Glosario de Términos

---

Familia de microcontroladores.

**Pixel Shader** (abreviatura PS) es un programa de sombreado, normalmente ejecutado en la unidad de procesamiento gráfico.

**PLC** Programmable Logic Controller.

Controlador lógico programable.

**POESIA** Public Open-source Environment for a Safar Internet Access:

Es un sistema de filtrado de código abierto bajo la licencia GPL.

**PROM** Programmable Read-Only Memory (ROM programable). Es una memoria digital donde el valor de cada bit depende del estado de un fusible (o antifusible), que puede ser quemado una sola vez.

**RACK** es un bastidor destinado a alojar equipamiento electrónico, informático y de comunicaciones. Sus medidas están normalizadas para que sea compatible con equipamiento de cualquier fabricante.

**RAM** Random Access Memory. Memoria de Acceso Aleatorio.

**RNA** Redes Neuronales Artificiales.

**ROM** Read Only Memory. Memoria de solo lectura.

Medio de almacenamiento utilizado en los ordenadores y otros dispositivos electrónicos.

**SDRAM** Synchronous Dynamic Random Access Memory es una memoria dinámica de acceso aleatorio DRAM que tiene una interfaz síncrona.

**Software** se refiere al equipamiento lógico o soporte lógico de una computadora.

**SVM** Support Vector Machine.



## Glosario de Términos

---

Algoritmo que fue utilizado por primera vez en la Clasificación de Texto en 1998 por T. Joachims.

**UCI** Universidad de las Ciencias Informáticas.

**URL** Uniform Resource Locator:

Se refiere al texto que identifica a una página Web.

**Vertex Shader** Herramienta capaz de trabajar con la estructura de vértices de los modelos tridimensionales y con ello realizar operaciones matemáticas modificando estas variables y así definiendo colores, texturas e incidencia de la luz.

**Web Red:**

La traducción literal de esta palabra inglesa es tela de araña, pero en términos informáticos significa mucho más que eso.

**WWW** World Wide Web:

Telaraña o malla mundial. Sistema de información distribuido con mecanismos de hipertexto. Es el universo de servidores HTTP, que permiten mezclar texto, gráficos y archivos de sonido juntos.